



UNIVERSIDADE FEDERAL DO ABC

TRABALHO DE GRADUAÇÃO EM
ENGENHARIA DE INFORMAÇÃO

**Projeto de amplificador de potência
MMIC para tecnologia 5G em 28 GHz**

Yan Podkorytoff Ike Chícharo

Santo André, SP

2022

Yan Podkorytoff Ike Chícharo

Projeto de amplificador de potência MMIC para tecnologia 5G em 28 GHz

Monografia apresentada ao curso de Engenharia de Informação da Universidade Federal do ABC, como parte dos requisitos para a obtenção do grau de Engenheiro.

UNIVERSIDADE FEDERAL DO ABC

Orientador:
Prof. Dr. Marcelo Bender Perotoni

Santo André, SP

2022

Resumo

Nos últimos anos houve um aumento exponencial na utilização das redes de comunicação e com o surgimento de novas demandas, como a migração dos serviços dos *data centers* para nuvem, com transmissão de dados em tempo real e que necessitam de sistemas de comunicação com ultra-baixa latência e taxa de transmissão cada vez mais altas, o que levou o setor de telecomunicações ao desenvolvimento da nova geração, conhecida como 5G ou 5ª Geração.

Assim como os requisitos por maiores taxas de transmissão de dados, outro requisito muito importante esperado no 5G é a otimização dos recursos de energia, em outras palavras, o melhor aproveitamento da carga da bateria.

Sabe-se que em um transceptor, o módulo com maior consumo de energia é o amplificador de potência ou PA (do inglês *Power Amplifier*). Nesse sentido, é apresentado nesse trabalho o projeto de um amplificador de potência linear MMIC (do inglês, *Monolithic Microwave Integrated Circuit*) de banda estreita e estágio único operando em 28 GHz e capaz de atender aos requisitos mínimos exigidos pelo 5G, alcançando 20 dBm de potência máxima de saída, 6,3 dB de ganho, 35% de eficiência e PAE de 26,5%. Além disso, o PA também apresentou boa linearidade.

Palavras-chave: Amplificador de potência, PA, 5G, MMIC, Classe AB.

Abstract

In recent years there has been an exponential increase in the use of communication networks and with the emergence of new demands, such as the migration of services from data centers to the cloud, with real-time data transmission and which require communication systems with ultra-low increasingly high latency and transmission rate, which led the telecommunications sector to the development of the new generation, known as 5G or 5th Generation.

As well as the requirements for higher data transmission rates, another very important requirement expected in 5G is the optimization of energy resources, in other words, the better usage of battery charge.

It is known that in a transceiver, the module with the highest energy consumption is the power amplifier or PA. In this sense, this work presents the design of a linear single-stage narrowband MMIC (Monolithic Microwave Integrated Circuit) power amplifier operating at 28 GHz and capable of meeting the minimum requirements required by 5G, reaching 20 dBm of maximum output power, 6.3 dB of gain, 35% efficiency and PAE of 26.5%. In addition, the PA also showed good linearity.

Keywords: Power amplifier, PA, 5G, MMIC, Class AB.

Agradecimentos

Agradeço ao Pai Celestial, por sempre me dar a força e a resistência para superar todas as dificuldades sem perder o amor, o ânimo e a esperança.

Agradeço aos meus pais, Reni e Katherina, que me forneceram tudo sem medir esforços para que eu pudesse chegar até aqui, e que continuam acreditando e sonhando junto comigo. Além disso, também agradeço ao meu irmão, Yuri, pela amizade verdadeira e por estar sempre ao meu lado. Agradeço à minha família, pelo suporte que me deram sempre que eu precisei, em especial, ao meu tio, Carlo Salgado (*in memoriam*), que fez parte da minha infância sempre me apoiando. Também agradeço aos meus antepassados, por terem tecido o meu caminho.

Agradeço ao Prof. Dr. Marcelo Bender Perotoni e ao Prof. Dr. André da Fontoura Ponchet, meus orientadores, e ao corpo docente da Universidade Federal do ABC, por compartilharem seu conhecimento comigo durante toda a minha graduação.

Agradeço aos meus caros amigos da Universidade de Brasília, Ronaldo Sebastião Ferreira Junior e Mateus Marcuzzo da Rosa, pela disposição em me ajudar no meu desenvolvimento acadêmico.

Por fim, agradeço aos meus amigos, por serem a válvula de escape que possibilitou eu aguentar a engenharia.

“ A qualidade que mais procuro é o otimismo: especialmente o otimismo diante dos reveses e da aparente derrota. O otimismo é a verdadeira coragem moral.”

Sir Ernest H. Shackleton

Sumário

1	Introdução e Motivação	1
1.1	Dos Sistemas AMPS ao 5G	1
1.2	O Amplificador de Potência	2
1.3	Os Semicondutores	3
1.4	Caracterização de um PA	4
1.4.1	Eficiência de conversão DC-RF e Eficiência da Potência Adicionada . .	4
1.4.2	Ponto de compressão de 1dB e interceptação de 3ª ordem	5
1.4.3	Caracterização do transistor pelo método de <i>load-pull</i>	6
1.4.4	Estabilidade de um sistema de micro-ondas	6
1.4.5	Dispositivos bilaterais	8
1.5	Classes de PA	9
1.5.1	Classes Lineares	9
2	Metodologia	11
2.1	Premissas do projeto	11
2.2	Topologia	11
2.3	Tecnologia	12
2.4	Simulação	12
2.4.1	Caracterização do modelo não-linear CMOS da IHP	12
2.4.2	Polarização do PA	14
2.4.3	Redes de casamento	16
2.4.4	Otimização	21
3	Resultados e Discussão	24
3.1	PA inicial	24

3.2 PA após a otimização	26
4 Conclusão	43
Bibliografia	45

Lista de Figuras

1.1	Diagrama de blocos de um sistema genérico de transmissão em radiofrequência. Fonte: Autor.	3
1.2	Ponto de compressão de 1 dB e interceptação de 3ª ordem. Fonte: Autor.	5
1.3	Exemplo ilustrativo de contornos de potência na Carta de Smith resultante de uma análise de <i>load-pull</i> . Fonte: Autor.	7
1.4	Representação de parâmetros-S de um transistor em um sistema de duas portas. Fonte: Autor.	8
1.5	Topologia geral de um PA linear. Fonte: Autor.	10
2.1	Circuito para simulação DC do transistor CMOS. Fonte: Autor.	13
2.2	Gráfico de curvas IV na simulação DC do transistor CMOS. Fonte: Autor.	13
2.3	Reta de carga obtida para o transistor CMOS. Fonte: Autor.	15
2.4	Curvas de corrente e tensão ideais do PA classe AB no ponto de polarização escolhido. Fonte: Autor.	16
2.5	Carta de Smith utilizada no casamento de impedância na entrada. Fonte: Autor.	17
2.6	Rede de casamento de impedância de entrada. Fonte: Autor.	17
2.7	Parâmetro S_{11} da malha de casamento de entrada. Fonte: Autor.	18
2.8	Escolha da carga ótima para máxima potência sem exceder limites de tensão e corrente do transistor. Fonte: autor.	19
2.9	Carta de Smith utilizada no casamento de potência na saída. Fonte: autor.	19
2.10	Malha de casamento de potência na saída. Fonte: autor.	20
2.11	Impedância de saída obtida após o casamento de potência. Fonte: autor.	20
2.12	Isolação do sistema inicialmente. Fonte: autor.	21
2.13	Estabilidade do transistor inicialmente. Fonte: Autor.	22

2.14	Mapa de contornos na carta de Smith obtida no <i>load pull</i> . Fonte: autor.	23
3.1	Circuito elétrico do PA inicial. Fonte: Autor.	25
3.2	Parâmetros <i>return loss</i> da entrada e da saída do PA inicial. Fonte: Autor.	26
3.3	Estabilidade do PA inicial. Fonte: Autor.	27
3.4	Verificação da mudança no comportamento dos parâmetros S_{11} e S_{22} após a inserção de um indutor no <i>source</i> do transistor. Fonte: Autor.	28
3.5	Circuito elétrico do PA após a inserção do indutor calculado para o <i>source</i> do transistor. Fonte: Autor.	28
3.6	Parâmetros de <i>return loss</i> após a inserção do indutor para estabilização. Fonte: Autor.	30
3.7	Parâmetro de isolamento após a inserção do indutor para estabilização. Fonte: Autor.	30
3.8	Circuito do PA após o <i>tuning</i> . Fonte: Autor.	32
3.9	Parâmetros de <i>return loss</i> do PA após o <i>tunning</i> . Fonte: Autor.	32
3.10	Parâmetro de isolamento do PA após o <i>tuning</i> . Fonte: Autor.	33
3.11	Estabilidade do PA após o <i>tuning</i> . Fonte: Autor.	34
3.12	Potência de saída em função da potência de entrada após o <i>tuning</i> . Fonte: Autor.	34
3.13	Ganho potência na saída em função da potência de entrada após o <i>tuning</i> . Fonte: Autor.	35
3.14	Circuito elétrico do PA após a última etapa de otimização. Fonte: Autor.	36
3.15	Estabilidade do PA após a última etapa de otimização. Fonte: Autor.	37
3.16	Parâmetros de <i>return loss</i> do PA após a última etapa de otimização. Fonte: Autor.	38
3.17	Parâmetro de isolamento do PA após a última etapa de otimização. Fonte: Autor.	38
3.18	Ganho potência na saída em função da potência de entrada após a última etapa de otimização. Fonte: Autor.	39
3.19	Largura de banda do PA após a última etapa de otimização. Fonte: Autor.	40
3.20	Ponto de compressão de 1 dB do PA. Fonte: Autor.	41
3.21	Ponto de interceptação de 3ª ordem do PA. Fonte: Autor.	42

Lista de Tabelas

1.1	Características das classes de amplificadores de potência lineares. Fonte: Autor.	10
2.1	Especificações técnicas do projeto. Fonte: Autor.	11
2.2	Tabela com o resultado estimado considerando um PA ideal. Fonte: Autor. . . .	16
3.1	Resultados obtidos no PA projetado inicialmente. Fonte: Autor.	26
3.2	Resultados do PA após a inserção do indutor para estabilização. Fonte: Autor. .	29
3.3	Resultado do amplificador de potência após o <i>tuning</i> . Fonte: Autor.	35
3.4	Resultado final do amplificador de potência. Fonte: Autor.	42

CAPÍTULO 1

Introdução e Motivação

1.1 Dos Sistemas AMPS ao 5G

Segundo [1], aproximadamente a cada dez anos é desenvolvido uma nova tecnologia na área das telecomunicações. Até o começo da década de 1980, os sistemas de comunicação sem fio eram sistemas analógicos que possuíam como função principal a transmissão de voz (*voice-centric*). Em 1983, foi lançado a primeira geração da tecnologia celular, o 1G, também conhecido como sistema AMPS (do inglês, *Advanced Mobile Phone System*), desenvolvido pela Bell Labs e, posteriormente, modificado pela Motorola. Como a tecnologia digital ainda era bastante cara naquela época, o sistema 1G foi desenvolvido utilizando tecnologia analógica. Assim como o 1G, a tecnologia 2G era do tipo *voice-centric* e foi desenvolvida no começo dos anos 1990. O principal padrão que recebeu o título de 2G foi o sistema GSM (do inglês, *Global System for Mobile*) e trouxe a transição dos sistemas analógicos para os digitais utilizando a multiplexação por divisão de tempo através do TDMA (do inglês, *Time Division Multiple Access*). Em meados dos anos 2000, a necessidade de uma plataforma que transmitisse voz e dados trouxe a terceira geração dos sistemas de comunicação sem fio, que operava em uma banda de 5MHz e utilizava o WCDMA (do inglês, *Wideband Code Division Multiple Access*). Com a necessidade por altas taxas de transmissão de dados para acesso à internet, transmissão de vídeo através dos aplicativos dos *smartphones* e transmissão de voz, surgiu em 2011 a quarta geração. O 4G opera em uma banda de 20 MHz, atingindo taxas de até 1 Gbps e a principal tecnologia na maioria dos países é o sistema LTE (do inglês, *Long-Term Evolution*), mas também há países que aderiram à tecnologia *WiMax*.

Atualmente, o crescimento exponencial de tráfego de dados gerado pelos dispositivos móveis

somado ao surgimento das novas demandas por sistemas de realidade aumentada, transmissão de vídeo em ultra-alta definição, o desenvolvimento da indústria 4.0 e internet das coisas trouxeram novos desafios para os sistemas de comunicação, que buscam suprir estas necessidades com o desenvolvimento da 5ª Geração. De acordo com [1], o desenvolvimento da infraestrutura do 5G almeja a formação de um ecossistema de redes de sem fio que possa também suportar a utilização de *Big Data* para o desenvolvimento de cidades inteligentes, além de permitir a comunicação não apenas entre usuários mas também de máquinas para máquinas (M2M, do inglês, *machine-to-machine*).

Para atender tais necessidades, a comunicação deve ter latência ultra-baixa, alta eficiência energética, ultra banda larga e a taxa de transmissão nas redes 5G deve atingir ao menos 10 Gbps para usuários de internet móvel em condições de estacionariedade e baixas velocidades. Desta forma, o 5G é estruturado de forma a atender 3 serviços principais, são eles:

- xMBB (do inglês, *Extreme Mobile Broadband*): Ultra banda larga;
- uRLLC (do inglês, *Ultra-Reliable Low-Latency Communication*): Ultra baixa latência;
- mMTC (do inglês, *Massive Machine-Type Communications*): Grande capacidade ou número de conexões.

Embora ainda não esteja totalmente definido a faixa de frequências para o 5G, para preencher os requisitos exigidos pelos pilares dessa nova geração, o sistema deve abranger grandes larguras de banda e, para isso, é necessário que sejam utilizadas novas faixas espectro de frequências ainda não amplamente exploradas pelo mercado, como as bandas de frequências centimétricas e milimétricas, principais candidatas para os requisitos de capacidade do sistema, além de frequências sub-6 GHz, faixa recomendada para melhor cobertura [1,2].

Por último, mas não menos importante, outro ponto fundamental definido como requisito dos sistemas 5G é a redução cerca de 90% do consumo geral de energia em relação às redes 4G. Desta forma, é extremamente importante minimizar o uso de energia tanto nas estações rádio-base quanto nos dispositivos móveis.

1.2 O Amplificador de Potência

De maneira geral, os sistemas de transmissão de sinal de radiofrequência podem ser organizados de acordo com diagrama da Figura 1.1. Conforme o diagrama, o sinal em banda-base é enviado para o misturador, um circuito não-linear que realiza um processo de multiplicação do sinal do oscilador com o sinal em banda-base para obter um sinal de saída na frequência da portadora [3]. O sinal de saída do misturador entra no amplificador de potência PA (do inglês,

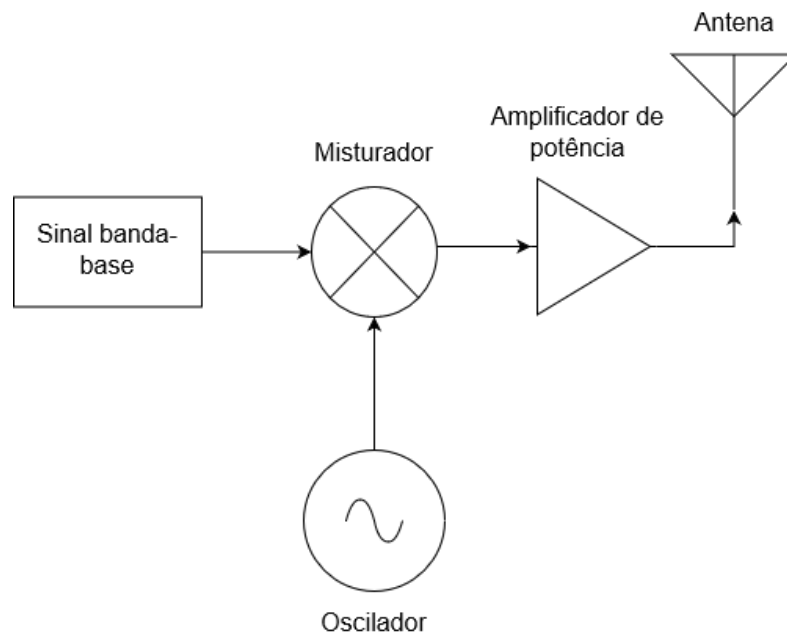


Figura 1.1: Diagrama de blocos de um sistema genérico de transmissão em radiofrequência. Fonte: Autor.

Power amplifier), sua potência é aumentada e, em seguida, é transmitido para a antena para ser propagado através do canal sem fio.

A função do amplificador de potência é aumentar a amplitude dos sinais elétricos [4] de modo a fornecer a potência necessária para uma transmissão eletromagnética. O PA é o bloco que possui o maior consumo de energia e seu funcionamento implica a operação em grandes sinais [5]. Assim, pelo fato de seu principal componente ser um transistor, um dispositivo ativo, seu desempenho é severamente afetado por efeitos não-lineares [6]. Portanto, o desenvolvimento de um projeto de amplificador de potência exige um compromisso entre a eficiência, determinada pela potência de saída, e a linearidade [5], que é afetada quando o transistor opera nas regiões de saturação e *cut-off* (corte) [7].

Os efeitos não-lineares causados pelo transistor são decorrentes principalmente não apenas pelos parâmetros do transistor, mas também pelas formas de onda do sinal e pelas redes de casamento de impedância na entrada e na saída [6].

1.3 Os Semicondutores

Os semicondutores são elementos químicos cuja principal característica é a condutividade elétrica intermediária entre os elementos condutores e os elementos isolantes. Além disso, é importante notar que a condutividade elétrica dos semicondutores é fortemente influenciada pela temperatura, ao contrário dos metais e dos dielétricos. Todo dispositivo ativo é construído a partir de um material semicondutor, que pode ser classificado como cristal singular (ex.: silício,

Si, e germânio, Ge), pois possui uma estrutura de cristal repetitiva, ou cristal composto (ex.: arseneto de gálio, GaAs, e nitreto de gálio, GaN), que é formado por dois ou mais materiais semicondutores de estruturas atômicas distintas. Neste trabalho, será utilizado um transistor de SiGe, pois é um material popular em dispositivos eletrônicos que operam na faixa de micro-ondas e é mais barato que o GaAs.

1.4 Caracterização de um PA

Tipicamente, amplificadores são caracterizados por dois parâmetros fundamentais: Razão de Onda Estacionária ou VSWR (do inglês, *Voltage Standing Wave Ratio*), e o ganho de potência, G , que é definido como a razão entre a potência de saída, P_{out} , e a potência de entrada, P_{in} , conforme a equação.

$$G = \frac{P_{out}}{P_{in}} \quad (1.1)$$

Conforme mencionado na seção anterior, no caso dos amplificadores de potência, o desempenho é avaliado principalmente com relação à sua linearidade e a sua eficiência, além das métricas comuns de avaliação de amplificadores citadas anteriormente.

Basicamente, a eficiência de um sistema é definida como a razão entre a potência de saída P_{out} e a potência do sinal contínuo DC P_{dc} , conhecida também como eficiência de coletor nos dispositivos que utilizam transistor bipolar de junção (BJT, do inglês, *Bipolar Junction Transistor*), ou como eficiência de dreno nos dispositivos que utilizam transistor de efeito de campo metal - óxido - semicondutor (MOSFET, do inglês, *Metal Oxide Semiconductor Field Effect Transistor*), ou também como eficiência de conversão DC-RF. Outra forma muito comum para avaliar a eficiência em amplificador de potência é a eficiência da potência adicionada, PAE (do inglês, *Power-Added Efficiency*) [6, 8].

É válido ressaltar que também é de extrema relevância avaliar o amplificador do ponto de vista da estabilidade. Em particular, nos circuitos integrados de radiofrequência, a estabilidade de um dispositivo ativo pode transformar componentes não-osciladores em componentes osciladores, comprometendo sua performance ou tornando-o inútil ao sistema. A seção abordará um estudo teórico da análise de estabilidade de um sistema de micro-ondas.

1.4.1 Eficiência de conversão DC-RF e Eficiência da Potência Adicionada

A eficiência de conversão DC-RF, η , mede a eficiência do amplificador de potência em converter a potência do sinal DC, que polariza o dispositivo ativo, em potência AC do sinal de radiofrequência de saída e é definida pela equação 1.2.

$$\eta = \frac{P_{out}}{P_{dc}} \quad (1.2)$$

Embora a eficiência de conversão DC-RF seja útil na classificação dos amplificadores de potência, não é uma boa representação da eficiência do amplificador, pois não considera a potência do sinal de radiofrequência de entrada. Sendo assim, os projetos de amplificadores de potência têm esse tipo de desempenho avaliado através da PAE, definida pela equação 1.3, que considera a potência de entrada P_{in} , sendo esta uma forma mais apropriada do que a eficiência de conversão DC-RF [8].

$$PAE = \frac{P_{out} - P_{in}}{P_{dc}} \quad (1.3)$$

1.4.2 Ponto de compressão de 1dB e interceptação de 3ª ordem

O ponto de compressão de 1 dB define o limite de operação linear do circuito amplificador. É definido como a potência de entrada para o qual o ganho do amplificador teve uma compressão de 1 dB. O ponto de interceptação de terceira ordem é o ponto imaginário no qual o nível do produto de intermodulação de terceira ordem se iguala ao sinal amplificado definido pela componente fundamental. Esse efeito não é causado pela excitação na entrada, mas sim pelas não-linearidades do dispositivo. A Figura 1.2 apresenta a interceptação imaginária entre as curvas da componente fundamental e do produto de intermodulação de terceira ordem.

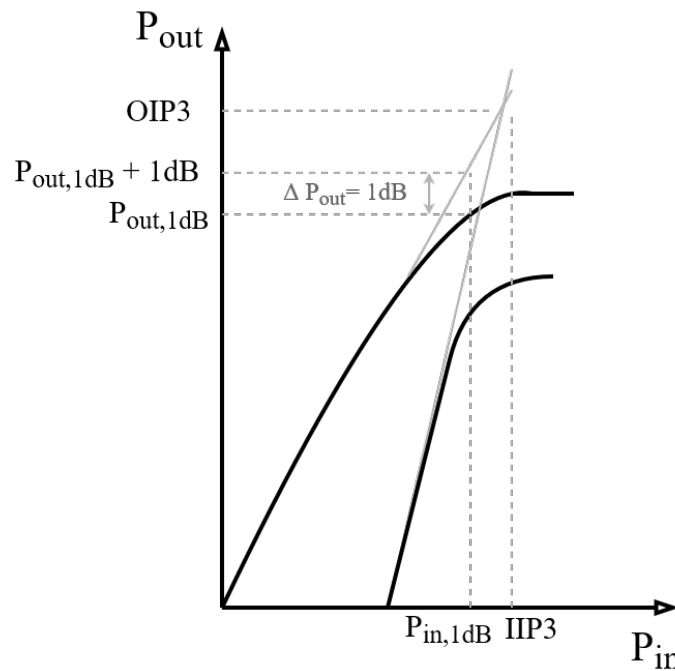


Figura 1.2: Ponto de compressão de 1 dB e interceptação de 3ª ordem. Fonte: Autor.

1.4.3 Caracterização do transistor pelo método de *load-pull*

Dispositivos que operam em regime de grandes sinais, como amplificadores de potência, possuem características não lineares que exigem uma técnica de caracterização alternativa aos métodos comuns aplicados em amplificadores de pequenos sinais. Um dos principais métodos de caracterização de amplificadores de potência é a técnica de *load-pull*. O dispositivo amplificador submetido à este tipo de análise pode também ser chamado de DUT (do inglês, *Device Under Test*).

A potência de saída e a eficiência de um transistor depende de diversos fatores, como a potência de entrada, a polarização, impedância da carga e seu desempenho sob o regime de alta potência e alta frequência sofre influência de frequências harmônicas, indutâncias e capacitâncias parasitas. Todos estes fatores tornam caracterização analítica inviável, sendo necessário um método que encontre um ponto ótimo que atenda aos requisitos da aplicação desse DUT. Polarização do transistor e potência de entrada são parâmetros facilmente controláveis, assim a técnica de *load-pull* se concentra na realização de uma varredura no valor da impedância da carga enquanto se registra a potência de saída do DUT [7].

À título de ilustração, um resultado genérico de uma aplicação da técnica são os contornos de potência apresentados na Figura 1.3. O ponto central é conhecido como o ponto de máxima potência, onde a entrada e a saída possuem casamentos conjugados, e à medida que os contornos se afastam do ponto central, a potência vai diminuindo. Por exemplo, primeiro e o segundo contorno logo após o ponto central podem representar a potência 0.5 dB e 1 dB abaixo da máxima potência, respectivamente.

1.4.4 Estabilidade de um sistema de micro-ondas

Segundo [8], a estabilidade de um dispositivo ativo pode ser classificada como incondicionalmente estável ou potencialmente instável. Os amplificadores são circuitos devem ser operados, de maneira ideal, incondicionalmente estáveis, por questões de segurança.

Para uma análise teórica da estabilidade de um dispositivo ativo, analisemos a Figura 1.4. O transistor é representado através de um modelo de parâmetros-S de duas portas, com redes de casamento de impedância nas portas de entrada e saída. Assumindo que o sistema possui também uma impedância característica Z_0 , o circuito de duas portas será classificado como incondicionalmente estável se, e somente se, para qualquer frequência e condição de polarização, $|\Gamma_{in}| < 1$ e $|\Gamma_{out}| < 1$, sendo Γ_{in} e Γ_{out} os coeficientes de reflexão de entrada e saída, respectivamente definidos pelas equações 1.4 e 1.5.

$$\Gamma_{in} = S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{11}\Gamma_L} \quad (1.4)$$

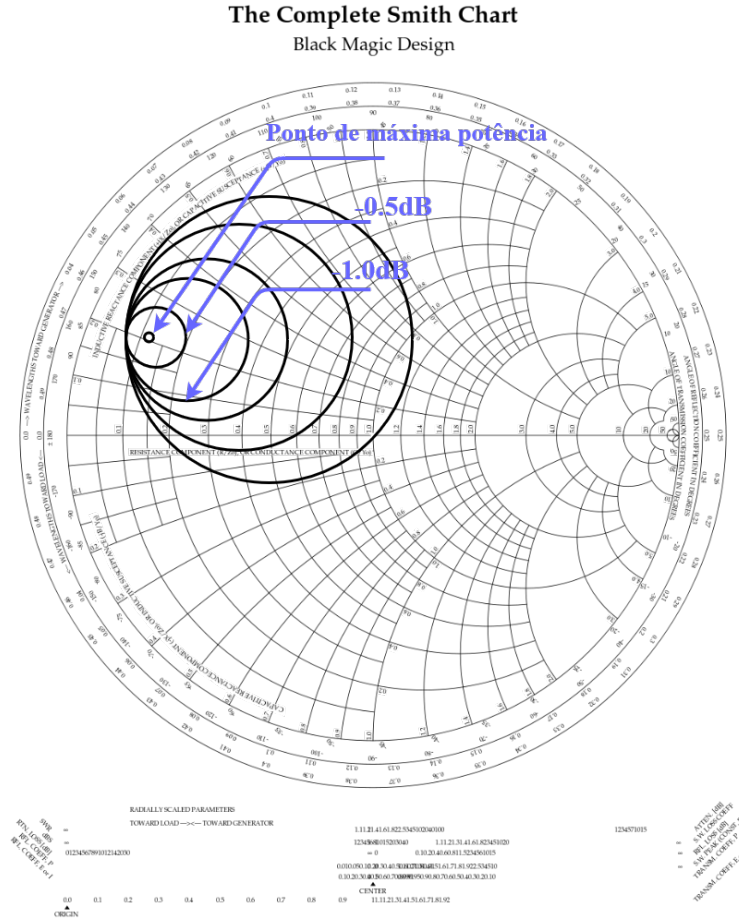


Figura 1.3: Exemplo ilustrativo de contornos de potência na Carta de Smith resultante de uma análise de *load-pull*. Fonte: Autor.

$$\Gamma_{out} = S_{22} + \frac{S_{12}S_{21}\Gamma_S}{1 - S_{11}\Gamma_S} \quad (1.5)$$

Se $|\Gamma_{in}|$ e $|\Gamma_{out}|$ são menores que 1, então a parte real das impedâncias de entrada e saída são positivas, ou seja, $\Re\{Z_{in}\} > 0$ e $\Re\{Z_{out}\} > 0$, respectivamente. Por outro lado, Se $|\Gamma_{in}|$ e $|\Gamma_{out}|$ são maiores que 1, então $\Re\{Z_{in}\} < 0$, $\Re\{Z_{out}\} > 0$, na prática isso significa que o transistor gera sinais maiores que os presentes na entrada, sinalizando instabilidade e operação como oscilador.

Desta forma, no desenvolvimento de um amplificador o projeto das redes de casamento de impedância na entrada e na saída devem resultar em $\Re\{Z_S + Z_{in}\} > 0$, $\Re\{Z_L + Z_{out}\} > 0$ para que os coeficientes de reflexão de entrada e saída sejam menores que 1. Portanto, as condições necessárias e suficientes para que amplificador seja incondicionalmente estável são:

1. $|\Gamma_S| < 1$
2. $|\Gamma_L| < 1$

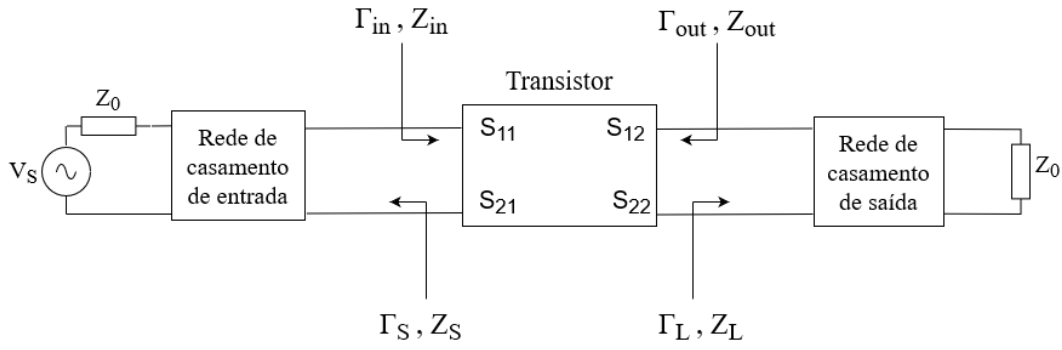


Figura 1.4: Representação de parâmetros-S de um transistor em um sistema de duas portas.
Fonte: Autor.

$$3. |\Gamma_{in}| = \left| S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1-S_{11}\Gamma_L} \right| < 1$$

$$4. |\Gamma_{out}| = \left| S_{22} + \frac{S_{12}S_{21}\Gamma_S}{1-S_{11}\Gamma_S} \right| < 1$$

Resolvendo as equações, podemos realizar o teste de estabilidade, conhecido como condição de Rollet, ou também, condição necessária e suficiente para a estabilidade do sistema. As condições de Rollet são dadas pelas equações 1.6 e 1.7:

$$K = \frac{1 - |S_{11}|^2 + |S_{22}|^2 + |S_{11}S_{22} - S_{12}S_{21}|^2}{2|S_{12}S_{21}|} \quad (1.6)$$

$$|\Delta| = |S_{11}S_{22} - S_{12}S_{21}| \quad (1.7)$$

Desta forma, um circuito de duas portas será incondicionalmente estável se, e somente se:

$$1. K = \frac{1 - |S_{11}|^2 + |S_{22}|^2 + |S_{11}S_{22} - S_{12}S_{21}|^2}{2|S_{12}S_{21}|} > 1 \text{ e}$$

$$2. |\Delta| = |S_{11}S_{22} - S_{12}S_{21}| < 1$$

É importante salientar que não é possível observar a oscilação em frequências altas, apenas em baixas frequências e por isso é importante a verificação através do fator de estabilidade.

1.4.5 Dispositivos bilaterais

Idealmente, é possível realizar o casamento de impedâncias na entrada e na saída de um amplificador considerando a isolação perfeita do transistor, que neste caso é considerado um dispositivo unilateral ($S_{12} = 0$). Embora em circuitos reais não exista isolação perfeita ($S_{12} \neq 0$), nem todo circuito precisa ser considerado necessariamente bilateral. Neste caso, a decisão de assumir que o transistor é unilateral ou bilateral deve ser tomada a partir da análise do erro associado.

De acordo com [9], é possível determinar formalmente se o transistor utilizado é bilateral a partir da figura de mérito unilateral U , do ganho de transcondutância G_T e do ganho de transcondutância unilateral G_{TU} . Assim,

$$U = \frac{S_{11}S_{22}S_{12}S_{21}}{(1 - S_{11})(1 - S_{22})}$$

$$\frac{1}{(1+U)^2} < \frac{G_T}{G_{TU}} < \frac{1}{(1-U)^2}$$

Dessa forma, é possível encontrar o erro no ganho ao aproximar o transistor bilateral como um transistor unilateral.

1.5 Classes de PA

Os amplificadores de potência podem ser classificados de acordo com seu modo de operação, em duas principais classes: as classes lineares e não-lineares [7]. O modo de operação de um PA é definido principalmente com relação ao ponto de polarização do transistor e sua escolha deve-se, principalmente à definição de qual aspecto do amplificador de potência terá maior importância no projeto: a linearidade, a eficiência η ou o compromisso entre os dois fatores.

1.5.1 Classes Lineares

As classes lineares são uma família de topologias que possuem seu dispositivo ativo polarizado de forma que o ângulo de condução α esteja majoritariamente presente na região linear de operação. De modo geral, estes amplificadores possuem a mesma topologia, indicada na Figura 1.5.

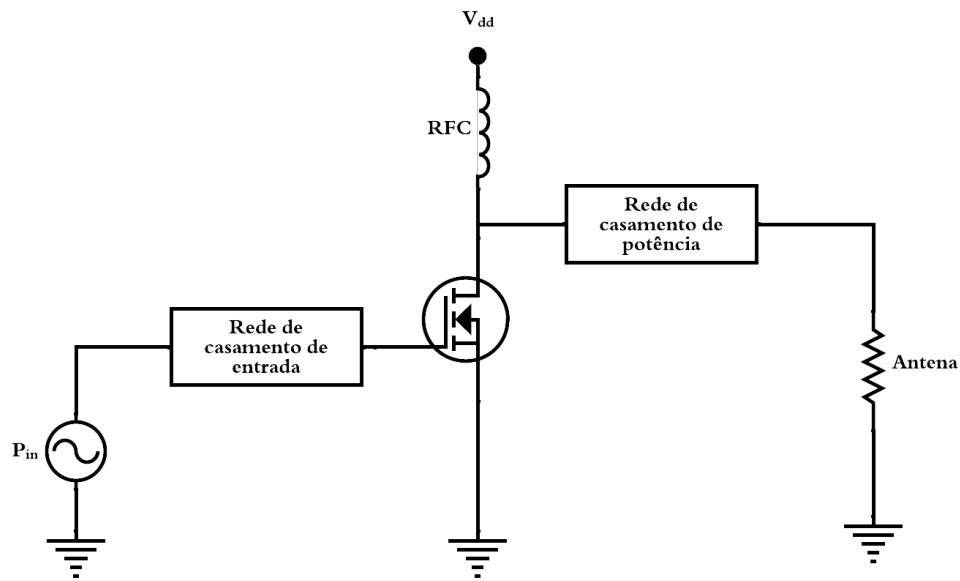


Figura 1.5: Topologia geral de um PA linear. Fonte: Autor.

A principal diferença entre as classes lineares se dá em relação ao ângulo de condução, definido pelo ponto de operação do projeto na reta de carga. Por exemplo, dispositivos classe A possuem seu ponto de operação no centro da reta de carga, e por isso conseguem conduzir por um ciclo completo. Ao mover o ponto de operação para o extremo inferior da reta, há o ganho de eficiência em detrimento da linearidade, como mostra a Tabela 1.1, adaptada de [10]. Assim, de acordo com a Tabela 1.1, podemos classificar as classes A, B, AB e C da seguinte forma:

Classe	máximo η	α	Linearidade	Posição do ponto quiescente
A	50%	360°	Excelente	centro da reta de carga
AB	50 - 78,5%	$180^\circ < \alpha < 360^\circ$	Boa	Entre o centro e a abscissa
B	78,5%	180°	Moderada	Na abscissa
C	100%	$< 180^\circ$	Ruim	Abaixo da abscissa

Tabela 1.1: Características das classes de amplificadores de potência lineares. Fonte: Autor.

2.1 Premissas do projeto

As especificações técnicas que serviram de ponto de partida no desenvolvimento do projeto deste amplificador visa ter como principal aplicação a utilização em sistemas de transmissão da quinta geração (5G) nos dispositivos do tipo *handset*, como por exemplo, *smartphones*. Tomando como referência o trabalho [11], a Tabela 2.1 apresenta uma estimativa dos requisitos mínimos necessários para um aparelho portátil com aplicação em tecnologia 5G sintonizado na faixa de frequência em torno de 28 GHz com largura de banda de 200 MHz.

Parâmetro	Requisito
Frequência de operação	28 GHz
Potência máxima de saída	20-24 dBm
Eficiência	$\geq 20\%$
Potência DC	0,4-0,6 W
Potência disponível na entrada	11-16 dBm

Tabela 2.1: Especificações técnicas do projeto. Fonte: Autor.

2.2 Topologia

Para aproveitar melhor o espectro de frequências, os sistemas de comunicação frequentemente operam utilizando modulação de amplitude em quadratura ou QAM (do inglês *Quadrature Amplitude Modulation*) [12]. De acordo com [12], estes métodos de modulação exigem que

os amplificadores de potência possuam boa linearidade, de forma a evitar distorções em fase e amplitude.

Assim como em [11], visando a aplicação do amplificador na transmissão de sinais modulados em 64QAM e 64QAM OFDM (do inglês, *Orthogonal frequency-division multiplexing*), foi escolhido a topologia classe AB para o desenvolvimento do amplificador de potência, pois conforme mencionado anteriormente, essa classe de amplificador linear possui eficiência acima de um modelo classe A sem perder tanta linearidade quanto um modelo classe B.

2.3 Tecnologia

Conforme citado anteriormente, com o objetivo construir um amplificador de potência para tecnologias do tipo *handset*, o projeto foi desenvolvido utilizando a tecnologia da *foundry* IHP, chamada SG13G2, através do seu *design kit* compatível com o software PathWave Advanced Design System (ADS).

A IHP é um instituto de pesquisa, membro da Associação *Leibniz*, fundado pelos governos federal e estadual da Alemanha. Já, o ADS é uma ferramenta desenvolvida pela PathWave Design, uma divisão da Keysight Technologies, amplamente utilizada em design e simulação de circuitos de RF e micro-ondas.

O SG13G2 é uma tecnologia do tipo BiCMOS com 0,13 μm de largura mínima de canal e utiliza o SiGe como material semicondutor. Os transistores BiCMOS SG13G2 combinam em um mesmo circuito integrado dispositivos HBT (do inglês, *Heterojunction Bipolar Transistor*) e CMOS (do inglês, *Complementary metal-oxide-semiconductor*). Neste projeto foi utilizado apenas a funcionalidade CMOS da tecnologia.

2.4 Simulação

2.4.1 Caracterização do modelo não-linear CMOS da IHP

Em primeiro lugar, é importante entender o funcionamento da tecnologia será utilizada como dispositivo ativo do projeto. Assim, é necessário realizar a caracterização do transistor a fim de capturar os parâmetros ideais para melhor atender às premissas do projeto. A Figura 2.1 indica o circuito utilizado para a análise do transistor.

A simulação é realizada de tal forma que, fixado cada valor do parâmetro da tensão entre o *gate* e o *source*, indicado por V_{GS} , obtêm-se a curva da corrente I_{DS} em função da tensão entre o *drain* e o *source*, indicado por V_{DS} .

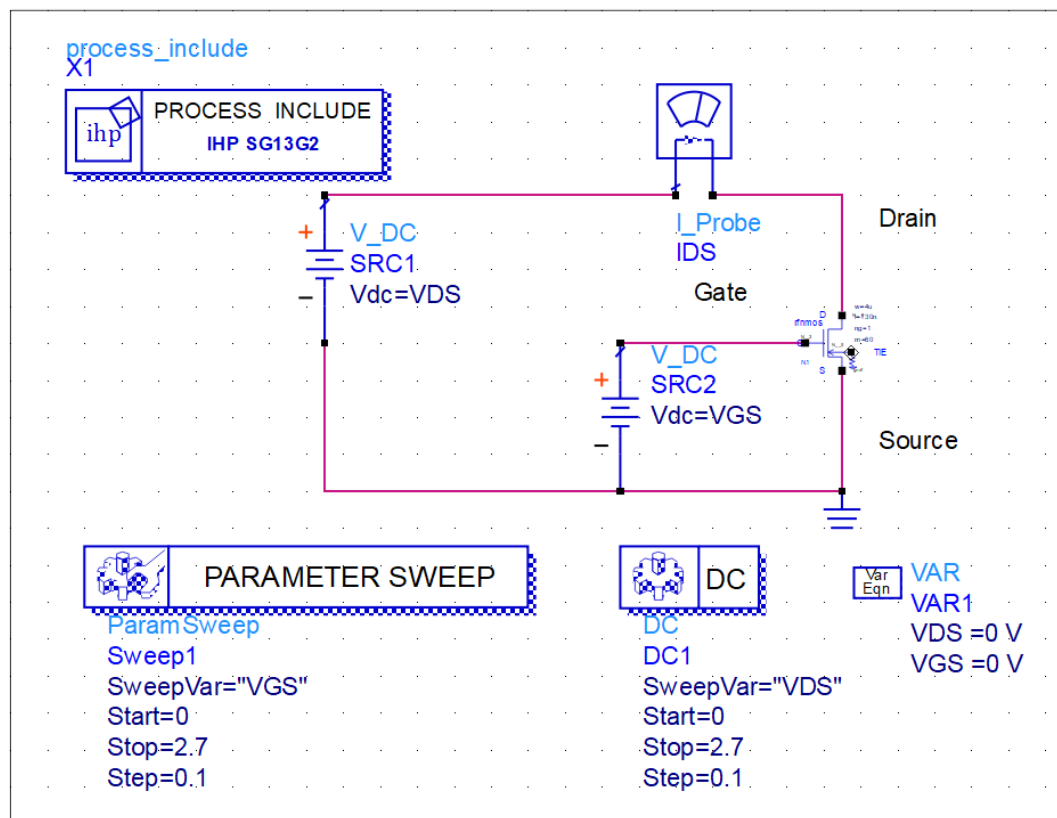


Figura 2.1: Circuito para simulação DC do transistor CMOS. Fonte: Autor.

O resultado obtido é o gráfico com as curvas que caracterizam o funcionamento do transistor, como pode ser visto na Figura 2.2, fornecendo de forma visual as regiões de operação desse dispositivo ativo, permitindo analisar qual o ponto de polarização melhor atende às premissas do projeto, descrito no próximo tópico.

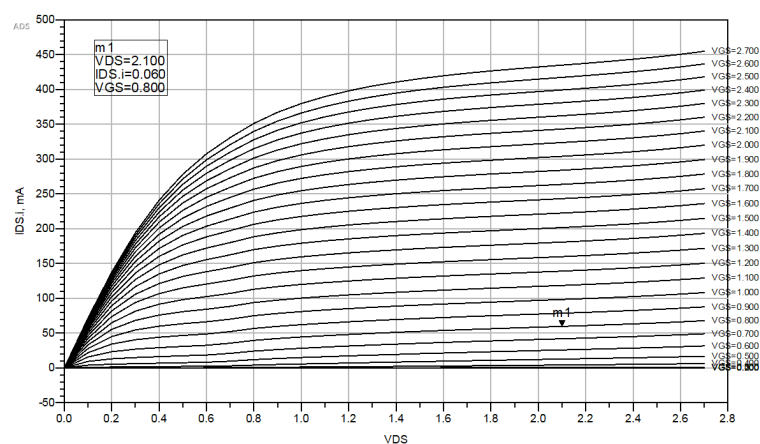


Figura 2.2: Gráfico de curvas IV na simulação DC do transistor CMOS. Fonte: Autor.

2.4.2 Polarização do PA

Conforme mencionado anteriormente, levando em consideração as especificações do projeto e ao mesmo tempo buscando o compromisso entre a linearidade e a eficiência que pode ser encontrada em amplificadores de potência de classe AB, a escolha do ponto de polarização pode ser encontrada partindo-se da equação da potência de saída. Assim,

$$P_{out} = \frac{1}{2} \cdot V_{dd} \cdot I_{dc}$$

$$\rightarrow I_{dc} = \frac{2 \cdot P_{out}}{V_{dd}}$$

$$P_{out} = 0,1 \text{ W e } V_{dd} = 2,7 \text{ V} \rightarrow I_{dc} = \frac{2 \cdot 0,1}{2,7} \approx 0,148 \text{ A}$$

$$\text{Como } \alpha = 280^\circ \rightarrow I_{dc} = \frac{I_{max}}{2\pi} \cdot \frac{2 \cdot \sin(\frac{280}{2}) - 280 \cdot \cos(\frac{280}{2})}{1 - \cos(\frac{280}{2})}$$

$$I_{dc} = 0,4532 \cdot I_{max} \rightarrow I_{max} = \frac{I_1}{0,4532}$$

$$I_{dc} = 0,4532 \cdot I_{max} \rightarrow I_{max} = \frac{I_{dc}}{0,4532} = \frac{0,148}{0,4532}$$

$$\therefore I_{max} \approx 330 \text{ mA}$$

Após calcular a corrente máxima de excursão no dreno do transistor na tensão máxima de operação do transistor ($V_{GS} = 2,7 \text{ V}$), é possível encontrar o ponto máximo de excursão do sinal de entrada. Já o ponto de polarização foi escolhido através do software ADS de forma que, fixado o ponto máximo de excursão, o ângulo de condução do sinal fosse $\alpha = 280^\circ$.

Na Figura 2.3, o ponto máximo de excursão e o ponto quiescente são indicados pelos marcadores m1 e m2, respectivamente.

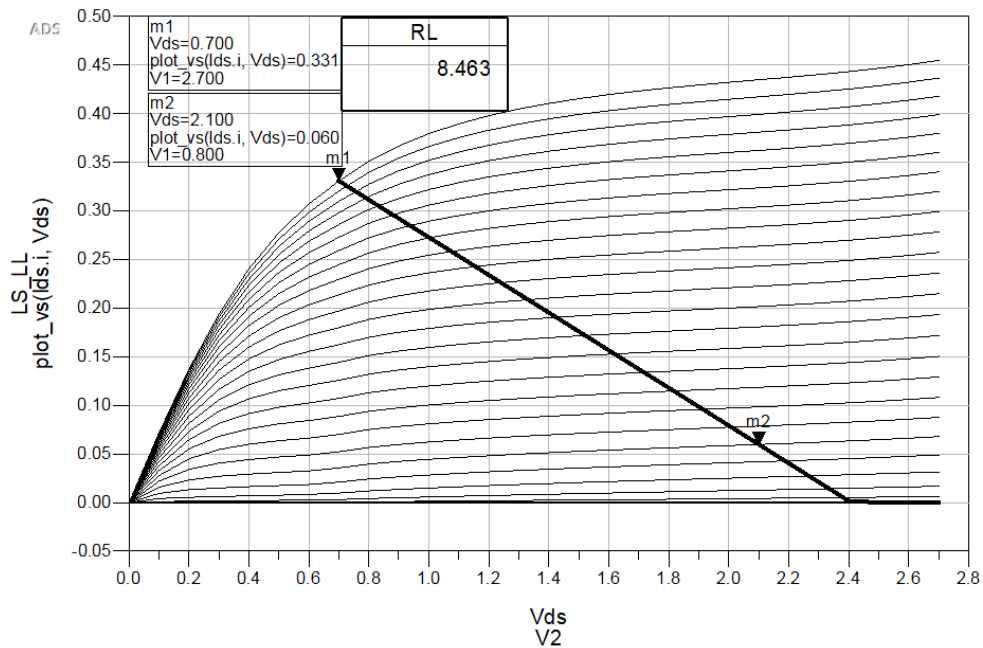


Figura 2.3: Reta de carga obtida para o transistor CMOS. Fonte: Autor.

Embora esteja sendo considerado um amplificador de potência ideal para a determinação do ponto de polarização, as curvas de carga do transistor utilizado representam um transistor real. Desta forma, para obter os resultados determinados pela especificação do projeto, a curva de carga teve que ser ajustada manualmente de forma que os parâmetros de polarização após o ajuste são:

$$I_{max} = 331 \text{ mA}$$

$$V_{DD} = 2,7 \text{ V}$$

$$V_{GS} = 0,8 \text{ V}$$

$$V_{DS} = 2,1 \text{ V}$$

$$\alpha = 294.55^\circ$$

E como consequência, verifica-se através da inclinação da reta de carga obtida, que a carga ótima para a obtenção da máxima potência é:

$$R_L = 8,463 \Omega$$

A título de ilustração para compreender como é realizado a escolha da classe do amplificador de potência a partir do ângulo de condução do transistor, a Figura 2.4 mostra o ciclo completo da tensão V_{DS} , da corrente I_D e a potência dissipada. Durante toda a excursão do sinal de tensão em torno do ponto quiescente $V_{DS} = 2,1 \text{ V}$, parte da corrente no dreno entra na região de corte do transistor, ou seja, durante um pequeno período de tempo o transistor não opera e, portanto, não

há perda de potência por dissipação, em detrimento de parte da linearidade do sistema.

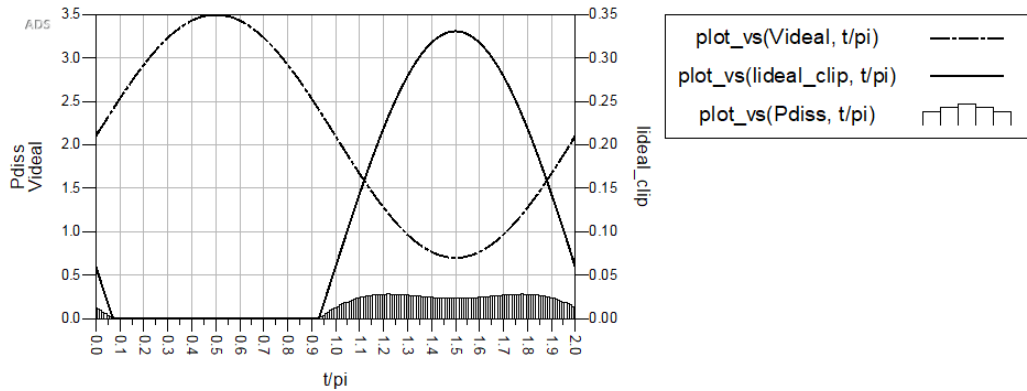


Figura 2.4: Curvas de corrente e tensão ideais do PA classe AB no ponto de polarização escolhido. Fonte: Autor.

A Tabela 2.2 apresenta uma estimativa ideal do amplificador de potência operando em classe AB com os parâmetros de polarização escolhidos. Desta forma, a potência máxima de saída $P_{out} = 20,64 \text{ dBm} \approx 0,1 \text{ W}$, que é muito próximo ao que foi estabelecido nas especificações. Além disso, o ganho em grandes sinais é $G_{LS} = 9,95 \text{ dB}$, com uma eficiência máxima $\eta_{max} = 35,67\%$.

Parâmetro	Estimativa
Potência máxima de saída	20,64 dBm
Ganho	9,95 dB
Eficiência	35,67%
Ângulo de condução	294,55°

Tabela 2.2: Tabela com o resultado estimado considerando um PA ideal. Fonte: Autor.

2.4.3 Redes de casamento

A primeira etapa do projeto é realizar o casamento de impedância na entrada do circuito, ou seja, tendo em vista que a impedância de saída do equipamento que gera o sinal na entrada do amplificador, Z_s , é igual à 50Ω , deve-se projetar uma malha que seja capaz de transformar a impedância de entrada do amplificador, Z_{in} , igual à 50Ω . Para isso, a impedância de entrada deve ser igual ao complexo conjugado da impedância do gerador. Desta forma,

$$Z_{in} = Z_s^*$$

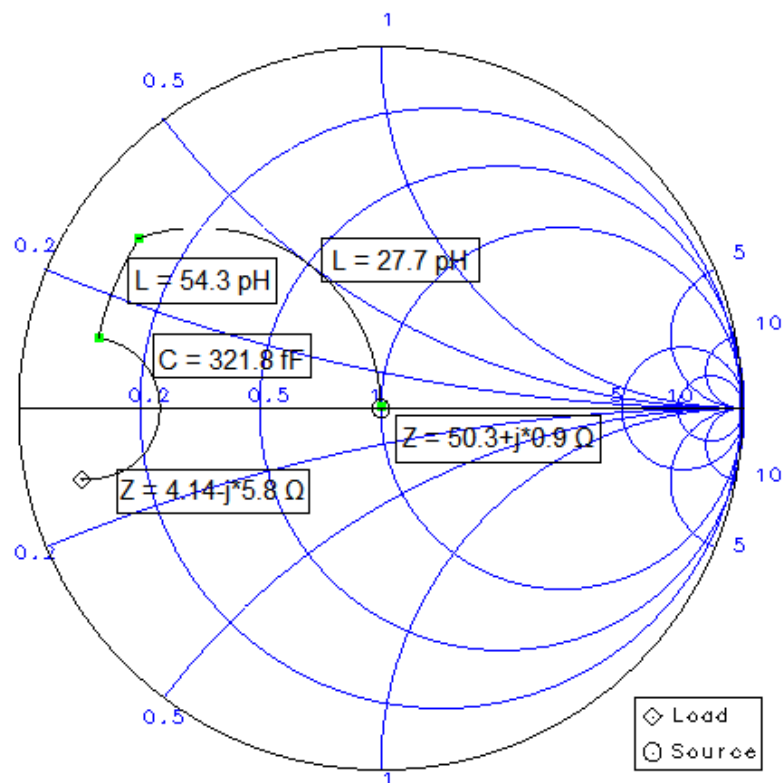


Figura 2.5: Carta de Smith utilizada no casamento de impedância na entrada. Fonte: Autor.

Assim, realizando o casamento de impedâncias apresentado na Figura 2.5, foi construído o circuito da Figura 2.6. Para verificar se o casamento foi realizado corretamente, foi realizado uma varredura do parâmetro S_{11} em função da frequência e, de acordo com a Fig 2.7, foi possível constatar que o *return loss* (perda de retorno) é de aproximadamente -40 dB.

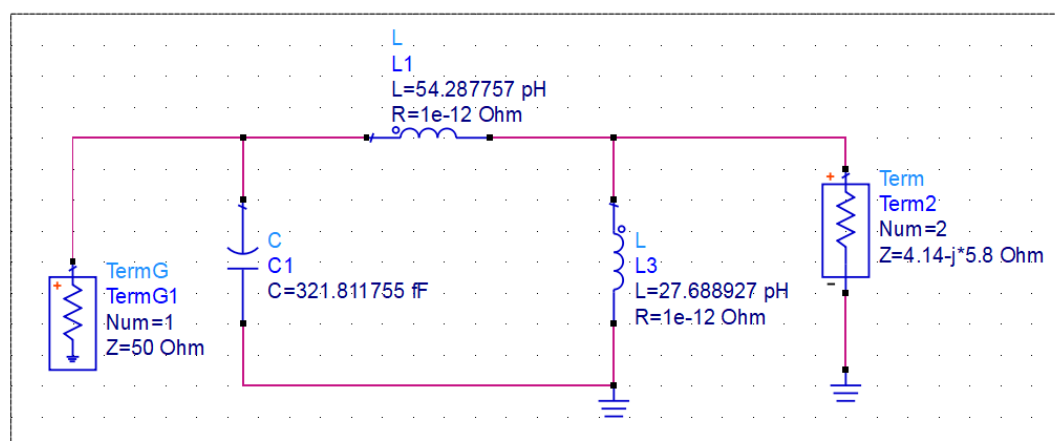


Figura 2.6: Rede de casamento de impedância de entrada. Fonte: Autor.

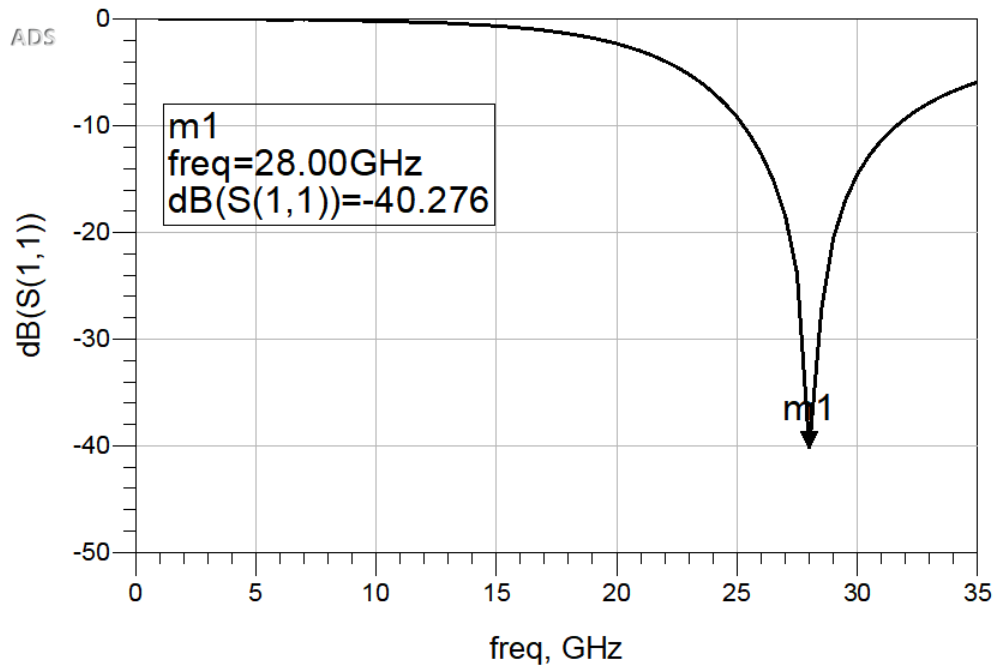


Figura 2.7: Parâmetro S_{11} da malha de casamento de entrada. Fonte: Autor.

A segunda etapa do projeto é realizar o casamento na saída. Neste caso, diferentemente de um amplificador de micro-ondas comum ou um LNA, o casamento realizado é conhecido como casamento de potência. De acordo com [13], as limitações físicas inerente à tecnologia utilizada tornam inviável a utilização do método de casamento conjugado na saída do amplificador. Isso se deve ao fato de que casar a saída com uma antena de 50Ω é necessário que a corrente pico a pico ou a tensão pico a pico de saída do circuito seja maior do que o transistor pode suportar sem queimar. Dessa forma, é necessário que a carga na saída seja uma carga ótima R_L capaz de fornecer o máximo de potência sem exceder os limites de tensão máxima e corrente máxima, V_{max} e I_{max} , respectivamente. A Figura 2.8 apresenta como encontrar o valor ótimo para um amplificador de potência. Embora esse valor represente a carga ótima, ainda não leva em consideração todos os efeitos causados pela não-linearidade de um amplificador de potência. Por essa razão existem outros métodos para identificar uma carga que melhor se aplique aos requisitos do projetista, como por exemplo o método de *load-pull* citado anteriormente.

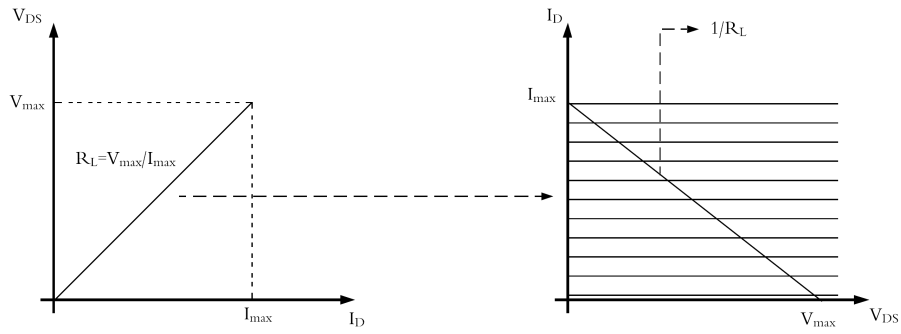


Figura 2.8: Escolha da carga ótima para máxima potência sem exceder limites de tensão e corrente do transistor. Fonte: autor.

A partir da obtenção do valor de R_L a partir da reta de carga referente ao ponto de operação do transistor e utilizando novamente a carta de Smith, foi possível realizar a transformação da carga da antena de $50\ \Omega$ na carga ótima $R_L = 8,5\ \Omega$. As Figuras 2.9 e 2.10 apresentam o casamento de potência realizado através da carta de Smith e seu circuito construído, respectivamente. Para verificação, a Figura 2.11 mostra a impedância do casamento de potência com a carga da antena.

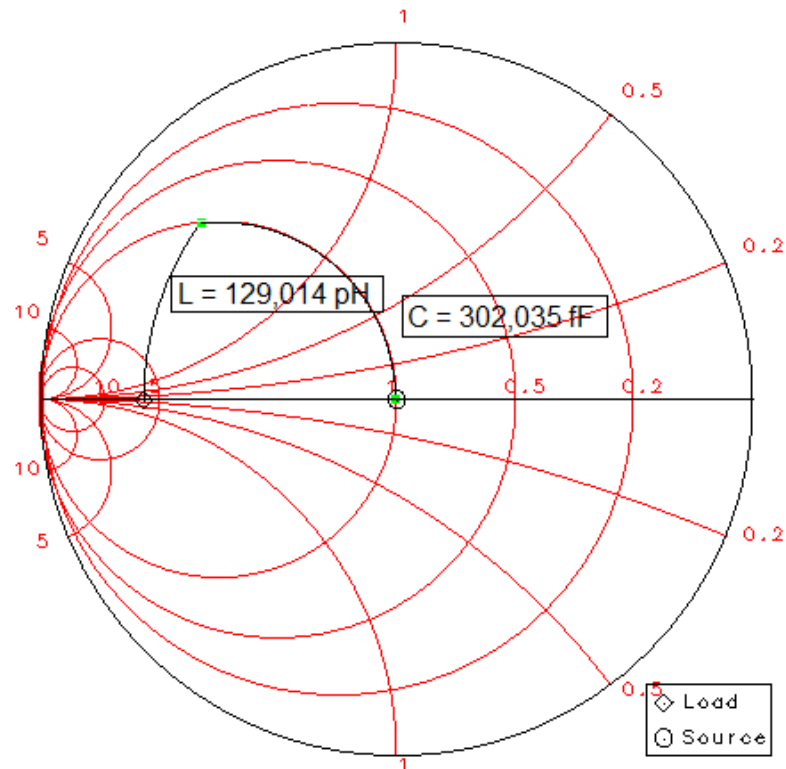


Figura 2.9: Carta de Smith utilizada no casamento de potência na saída. Fonte: autor.

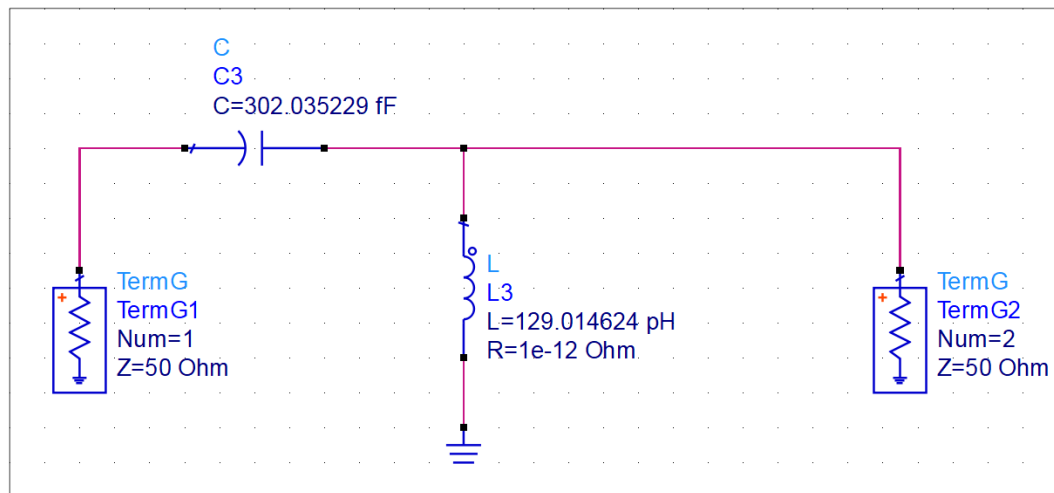


Figura 2.10: Malha de casamento de potência na saída. Fonte: autor.

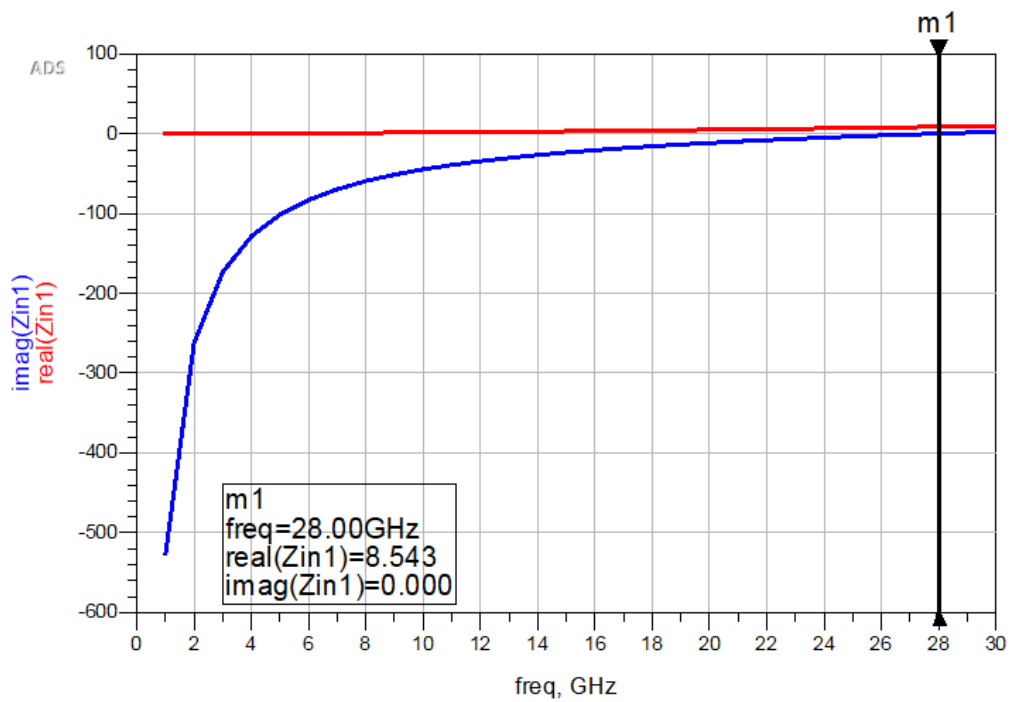


Figura 2.11: Impedância de saída obtida após o casamento de potência. Fonte: autor.

2.4.4 Otimização

Após a obtenção dos resultados da primeira simulação, e a constatação de dois principais problemas que serão detalhados mais adiante no capítulo 3.

O primeiro problema foi descoberto utilizando a ferramenta *tunning* do próprio ADS, através desse estudo foi constatado que seria necessário, a princípio, melhorar a isolação do transistor, pois no teste verificou-se a possibilidade de melhorar o parâmetro S11 em detrimento do parâmetro S22 e vice-versa. A isolação do sistema é representada pelo parâmetro S12 e pode ser verificada na Figura 2.12.

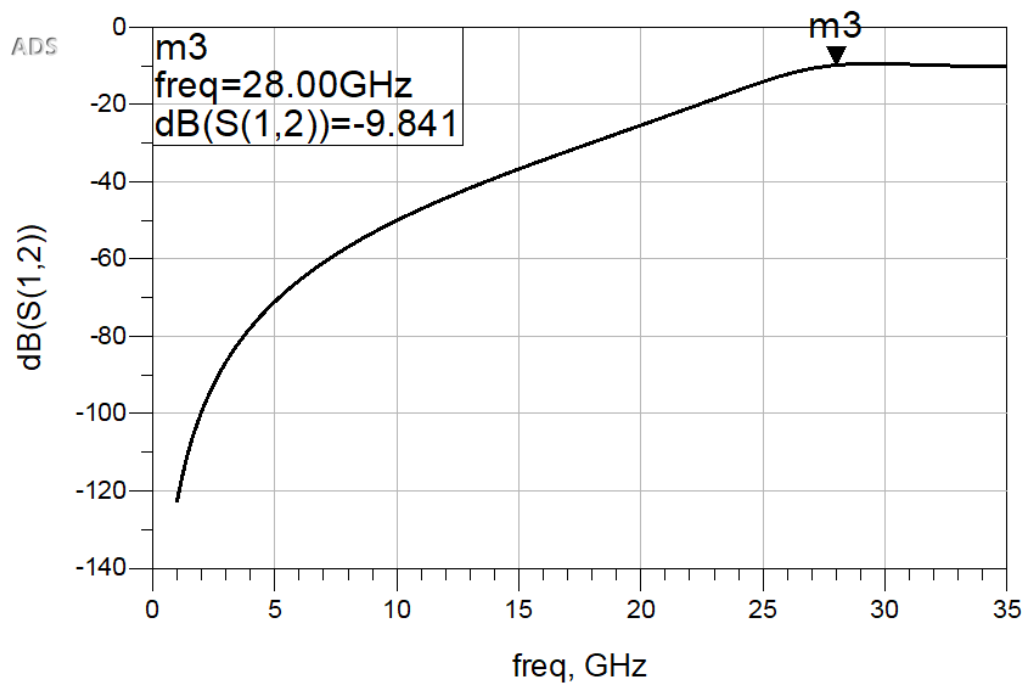


Figura 2.12: Isolação do sistema inicialmente. Fonte: autor.

Conforme detalhado no capítulo 1, ao verificar o erro associado em considerar o transistor como unilateral, em dB, é:

$$-2,821 \text{ dB} < \frac{G_T}{G_{TU}} < 4,204 \text{ dB}$$

O erro descrito pela inequação é outro indício da necessidade de melhorar a isolação do transistor.

Por outro lado, o segundo problema encontrado refere-se à estabilidade do transistor. Conforme a Figura 2.13, pode-se observar que o transistor não obedece aos requisitos estabelecidos para ser considerado um dispositivo incondicionalmente estável. Assim, foi necessário partir em busca de uma solução que pudesse estabilizar o transistor.

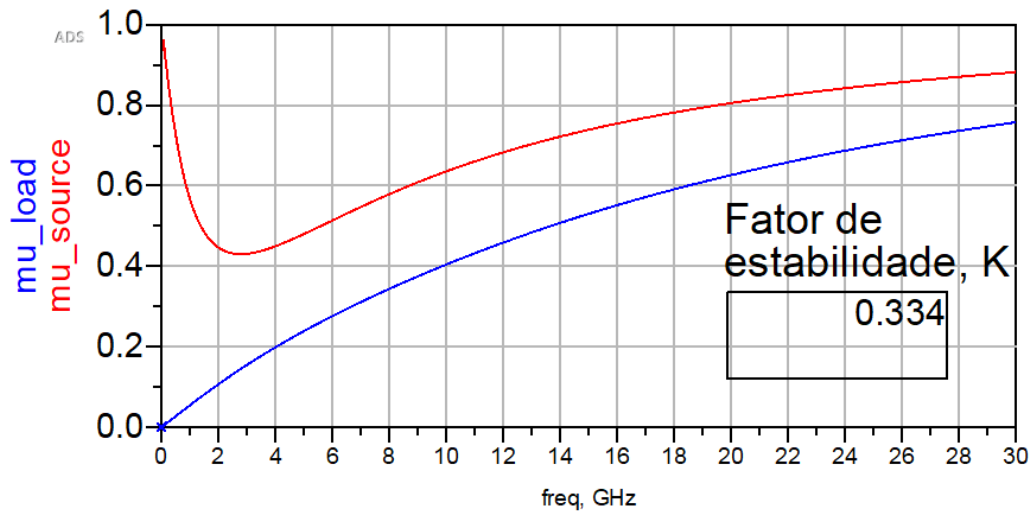


Figura 2.13: Estabilidade do transistor inicialmente. Fonte: Autor.

Realizando um teste ao colocar um indutor entre a fonte do transistor e o terra, verificou-se um bom aumento na estabilidade. Como o trabalho [14] utiliza a mesma tecnologia da IHP que o presente projeto, foi utilizado o mesmo processo de análise de pequenos sinais para calcular um valor estimado para o indutor na fonte do transistor que será capaz de estabilizá-lo. De acordo com [14], o indutor na fonte pode ser calculado através da seguinte equação:

$$L_S = \frac{R_S}{2\pi f_T}$$

Onde R_S é a impedância do gerador vale 50Ω e f_T é a frequência de transição, que pode ser calculada através da equação:

$$f_T = \frac{g_m}{2\pi C_{GS}}$$

Utilizando o software ADS, é possível descobrir os valores de C_{GS} e g_m . Desta forma, para frequência de operação em 28 GHz, temos:

$$C_{GS} = 125 \text{ fF}$$

$$g_m = 183 \text{ mS}$$

Assim, calculando os valores de f_T e L_S , temos:

$$f_T = \frac{183 \cdot 10^{-3}}{2\pi \cdot 125 \cdot 10^{-15}} \rightarrow f_T = 233 \text{ GHz}$$

$$L_S = \frac{50}{2\pi \cdot 2,33 \cdot 10^{11}} \rightarrow L_S = 34,1 \text{ pH}$$

Durante essa etapa, foi utilizado o método *load-pull* como um guia de referência para o casamento de potência. Conforme mencionado anteriormente, o método do *load-pull* é uma análise realizada no dispositivo ativo que, de forma simples, realiza uma varredura por impedâncias de forma a encontrar contornos de potência constante e eficiência de potência adicional constante na carta de Smith. A Figura 2.14 mostra o resultado da análise de *load-pull* aplicada no transistor.

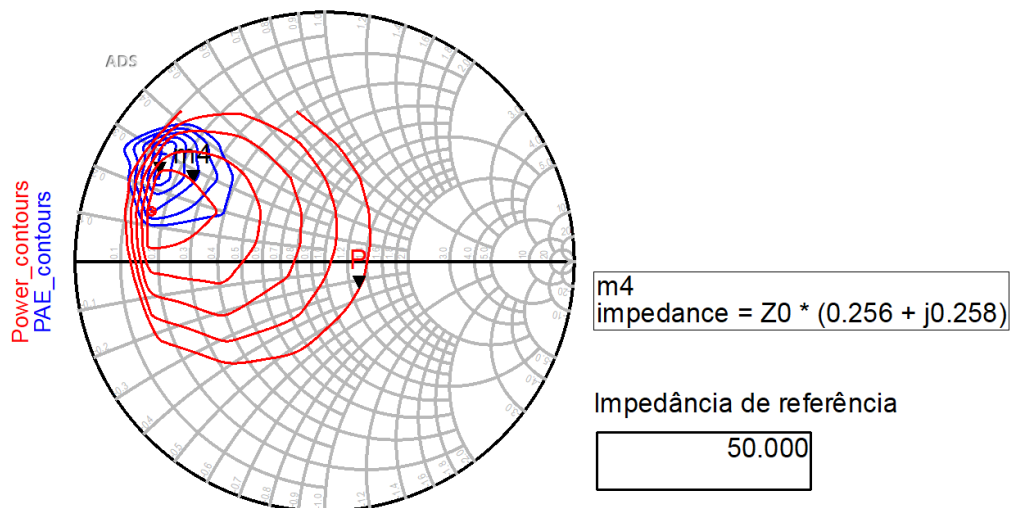


Figura 2.14: Mapa de contornos na carta de Smith obtida no *load pull*. Fonte: autor.

Após a inserção do indutor, foi realizado um novo casamento de impedância e, durante o casamento de potência, buscou-se tomar como referência o resultado da análise de *load-pull*. Em seguida utilizou-se a ferramenta *tuning* do próprio software para otimizar o amplificador de potência de forma a alcançar as especificações do projeto e que será melhor descrito no capítulo 3.

Por último, como ainda havia margem para redução dos parâmetros de reflexão, foi realizado uma otimização para aumento de eficiência e ganho, mas desta vez utilizando uma funcionalidade do ADS que possui um algoritmo de otimização para ajustar as indutâncias e capacitâncias dos componentes com o objetivo de melhorar os parâmetros aplicando limites aos parâmetros S_{11} e S_{22} .

Após finalizar todo o processo de otimização, foram avaliados os parâmetros de linearidade do amplificador: ponto de compressão de 1 dB e ponto de interceptação de terceira ordem.

3.1 PA inicial

Como foi já mencionado no capítulo 2, a primeira etapa foi elaborar o casamento de impedância da entrada do transistor com a impedância de $50\ \Omega$ do estágio anterior. Nesse processo foi desenvolvido uma malha de entrada que utilizasse dois indutores em um casamento conhecido como *Tapped L-Matching* [15], de tal forma que fosse possível bloquear o vazamento de sinal de micro-ondas através do fornecedor de tensão DC na porta do transistor. Em seguida, para a malha de saída o casamento foi realizado de forma a inserir ligado ao mesmo nó que o dreno do transistor para bloquear a saída de sinal DC para malha. O circuito resultante inicial do amplificador de potência é apresentado na Figura 3.1.

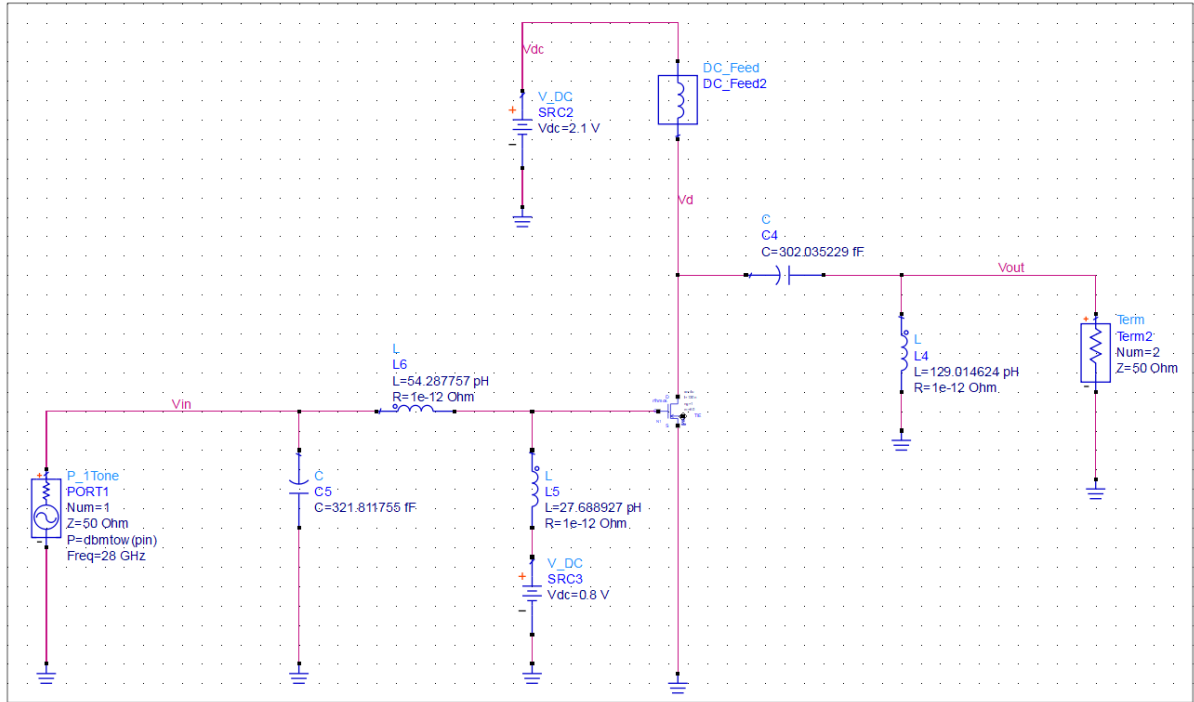


Figura 3.1: Circuito elétrico do PA inicial. Fonte: Autor.

Os parâmetros de avaliação do circuito podem ser encontrados na Tabela 3.1. Pode-se observar que estes resultados estão de acordo com o projeto e dentro das estimativas, porém, ao analisar os parâmetros S do circuito, verifica-se que há uma degradação no parâmetro S_{11} em relação ao que foi simulado ao montar os casamentos de impedância. Ao comparar o parâmetro S_{11} do amplificador com o da Figura 3.2, observa-se que aumentou aproximadamente 35,6 dB, resultando em $S_{11} = -4,7 \text{ dB}$. Apresentando S_{11} em termos de VSWR [16], temos:

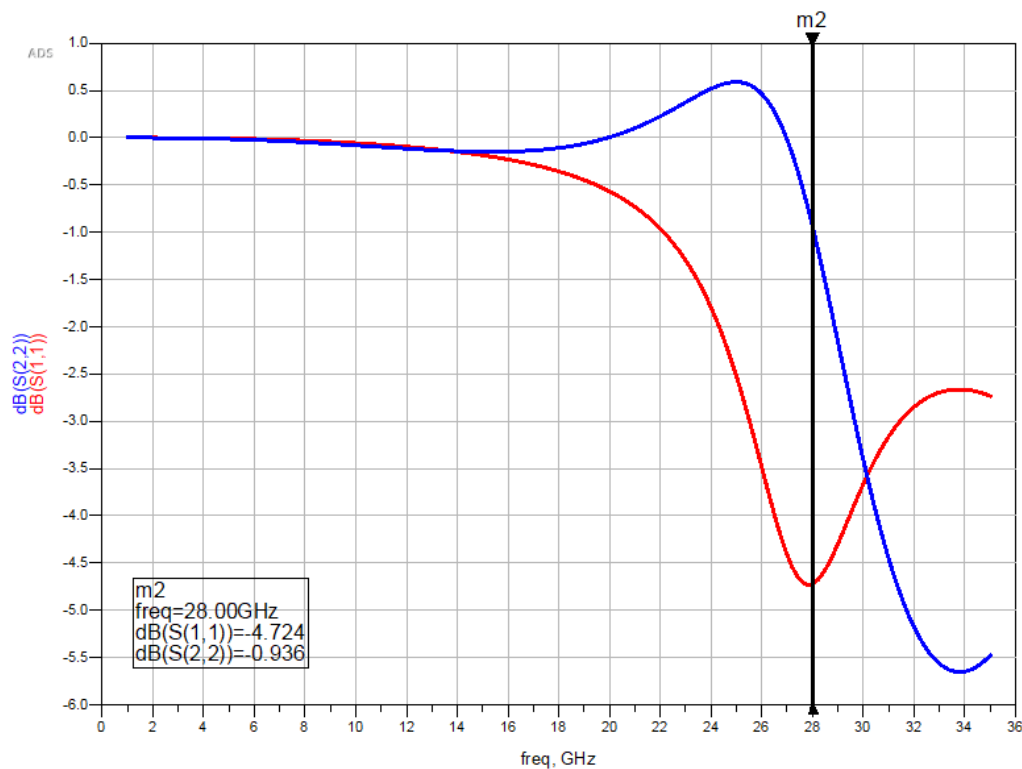
$$VSWR = \frac{1 + 10^{\frac{S_{11}}{20}}}{1 - 10^{\frac{S_{11}}{20}}} = \frac{1 + 10^{\frac{-4,724}{20}}}{1 - 10^{\frac{-4,724}{20}}} \rightarrow \boxed{VSWR = 3,78 : 1}$$

$$VSWR = \frac{1 + 10^{\frac{S_{22}}{20}}}{1 - 10^{\frac{S_{22}}{20}}} = \frac{1 + 10^{\frac{-0,936}{20}}}{1 - 10^{\frac{-0,936}{20}}} \rightarrow \boxed{VSWR = 34,75 : 1}$$

De acordo com [16], um valor aceitável de VSWR em sistemas de comunicação RF é 1,5:1. Com esses valores obtidos existe um risco de danificar o equipamento que irá gerar os sinais de entrada no amplificador e também queimar o próprio transistor.

Parâmetro	Resultado
Potência de entrada	10 dBm
Potência de saída	17,5 dBm
Ganho	7,5 dB
Eficiência	29,6%
PAE	24,2%

Tabela 3.1: Resultados obtidos no PA projetado inicialmente. Fonte: Autor.

Figura 3.2: Parâmetros *return loss* da entrada e da saída do PA inicial. Fonte: Autor.

3.2 PA após a otimização

Com o objetivo de melhorar os parâmetros S , utilizou-se a ferramenta *tuning*. Entretanto, a medida que o parâmetro S_{11} melhorava, o valor de S_{22} piorava ainda mais. Assim, duas hipóteses foram levantadas:

1. O amplificador está oscilando;
2. O parâmetros foram degradados pelo fato de o transistor ser bilateral.

Conforme dito anteriormente, não é possível observar a oscilação na operação do transistor em altas frequências, portanto, a primeira hipótese foi estudada e concluída a partir da verificação

da Figura 3.3, que apresenta o fator de estabilidade do sistema de micro-ondas. Como $K < 1$, foi necessário melhorar a estabilidade do circuito. É importante notar que não é possível observar a oscilação em frequências altas, apenas em baixas frequências e por isso é importante a verificação através do fator de estabilidade.

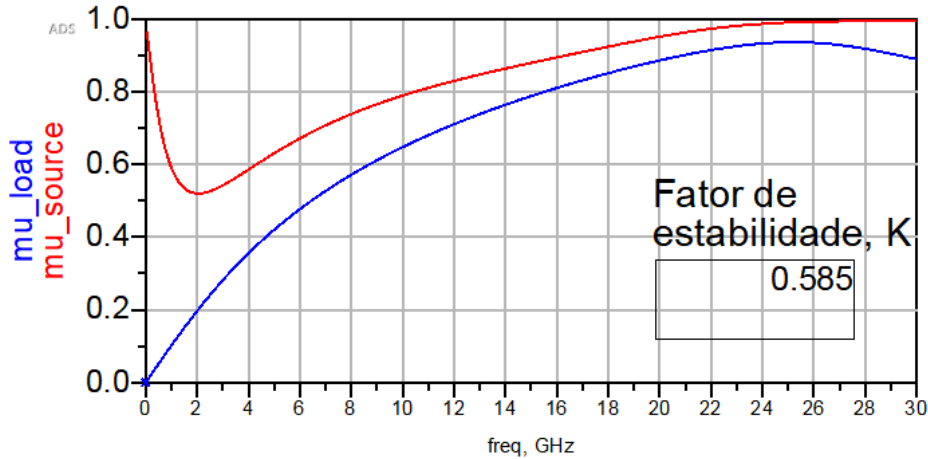


Figura 3.3: Estabilidade do PA inicial. Fonte: Autor.

A segunda hipótese pode ser verificada através dos cálculos já apresentados no capítulo 2. Isso mostra que também pode ser necessário melhorar a isolamento do transistor, ou seja, diminuir o parâmetro S_{12} . Entretanto, é importante ressaltar que o fato de estar confirmado a bilateralidade do dispositivo ainda não justifica o problema dos parâmetros S_{11} e S_{22} .

Dessa forma, para aumentar a estabilidade do transistor foi colocado um indutor ideal de indutância arbitrária $L = 1 \text{ nH}$ na fonte. Conforme mostra a Figura 3.4, pode-se verificar que a inserção do indutor na fonte provocou um acoplamento dos parâmetros S_{11} e S_{22} . Por isso, conforme mencionado anteriormente, a solução para o problema apresentado estava em encontrar um valor ideal para o indutor na fonte e, em seguida, fazer novamente o casamento de impedância na entrada e o casamento de potência na saída.

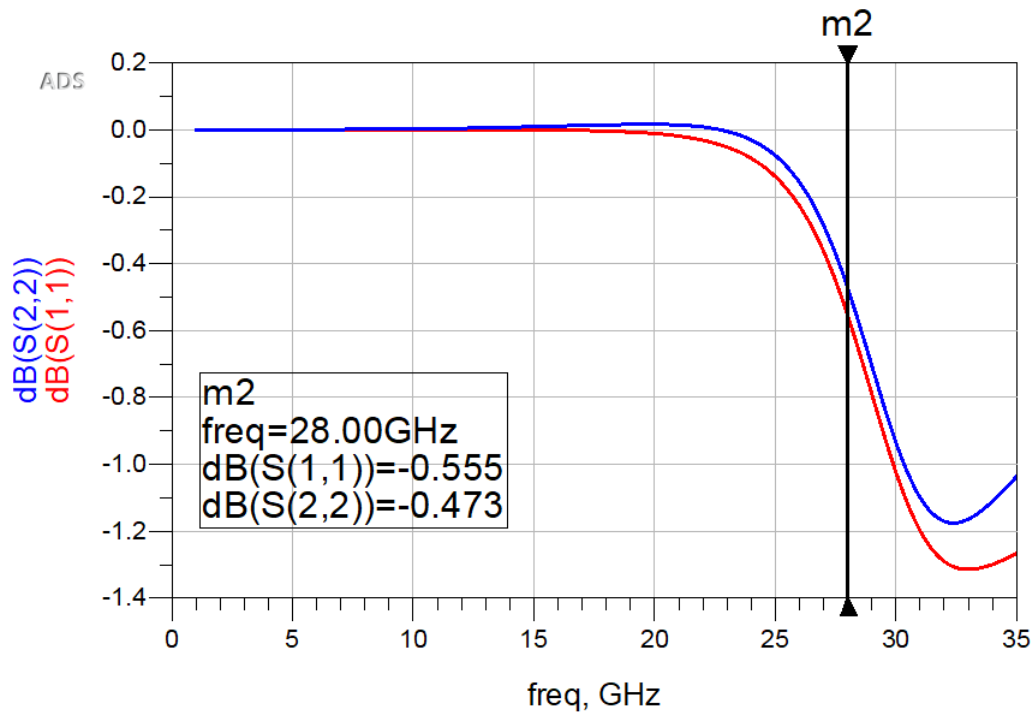


Figura 3.4: Verificação da mudança no comportamento dos parâmetros S_{11} e S_{22} após a inserção de um indutor no *source* do transistor. Fonte: Autor.

O circuito reconstruído pode ser verificado na Figura 3.5. Os indutores da fonte de polarização do transistor foram substituídos por componentes "DC.FEED", que possuem a função de bloquear a saída do sinal de alta frequência sem impactar na impedância do circuito.

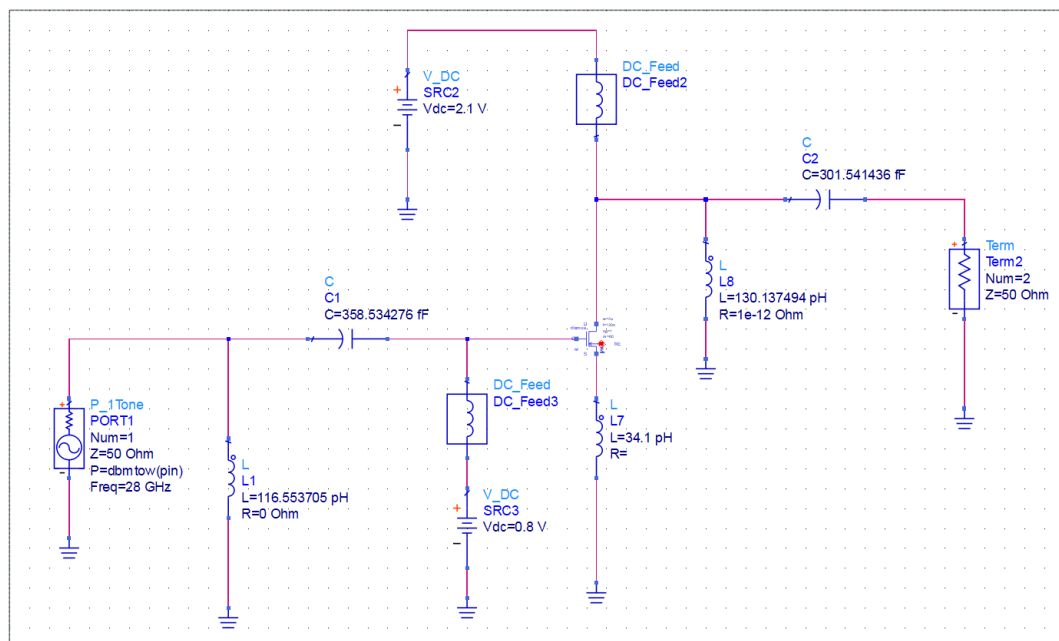


Figura 3.5: Circuito elétrico do PA após a inserção do indutor calculado para o *source* do transistor. Fonte: Autor.

A princípio, os resultados são satisfatórios, pois ainda obedecem aos requisitos de projeto. Com uma potência de entrada de 10 dBm foi possível obter 16,5 dBm de saída. eficiência de 43,8% está acima do que foi previsto inicialmente na Tabela, em detrimento do ganho e da eficiência de potência adicional, iguais a 6,5 dB e 32%, respectivamente, como mostra a Tabela 3.2.

Parâmetro	Resultado
Potência de entrada	10 dBm
Potência de saída	16,5 dBm
Ganho	6,5 dB
Eficiência	43,8%
PAE	32,0%

Tabela 3.2: Resultados do PA após a inserção do indutor para estabilização. Fonte: Autor.

Além disso, ao comparar as curvas das Figuras 3.7 e 2.12, é possível observar uma melhora de aproximadamente -0,8 dB. Entretanto, embora a Figura 3.6 apresente que houve melhora tanto no parâmetro S_{11} quanto no S_{22} , ainda precisa ser otimizado pois, conforme os cálculos abaixo, os valores VSWR na entrada e na saída do amplificador continuam sendo maiores do que 1,5.

$$VSWR = \frac{1 + 10^{\frac{S_{11}}{20}}}{1 - 10^{\frac{S_{11}}{20}}} = \frac{1 + 10^{\frac{-6,617}{20}}}{1 - 10^{\frac{-6,617}{20}}} \rightarrow \boxed{VSWR = 2,75 : 1}$$

$$VSWR = \frac{1 + 10^{\frac{S_{22}}{20}}}{1 - 10^{\frac{S_{22}}{20}}} = \frac{1 + 10^{\frac{-9,841}{20}}}{1 - 10^{\frac{-9,841}{20}}} \rightarrow \boxed{VSWR = 1,95 : 1}$$

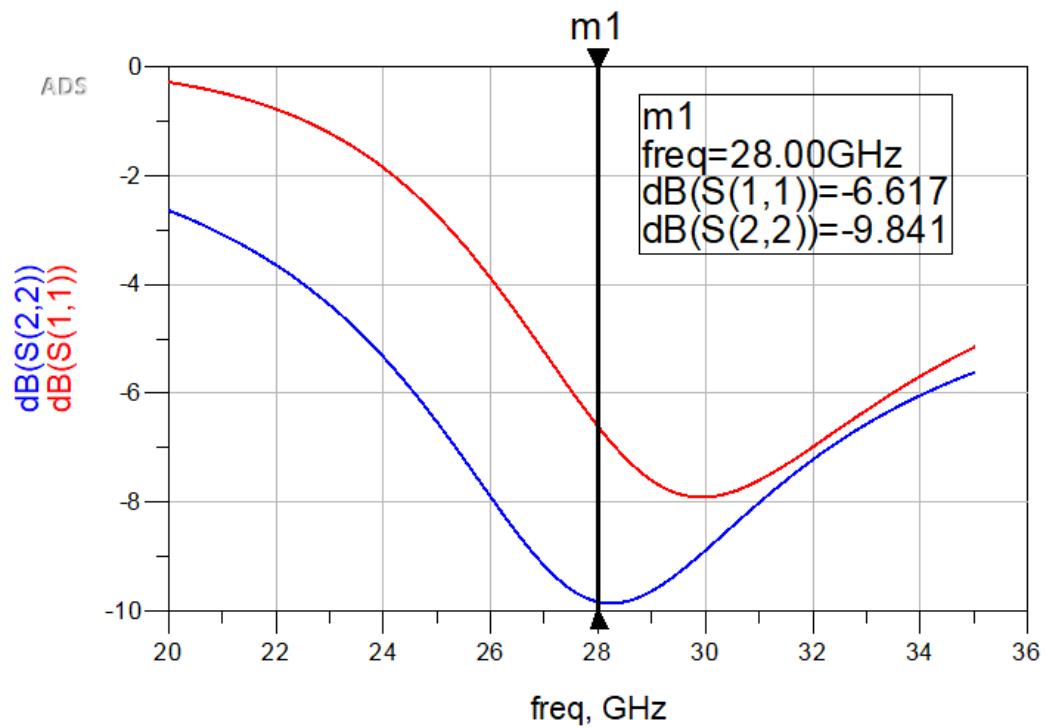


Figura 3.6: Parâmetros de *return loss* após a inserção do indutor para estabilização. Fonte: Autor.

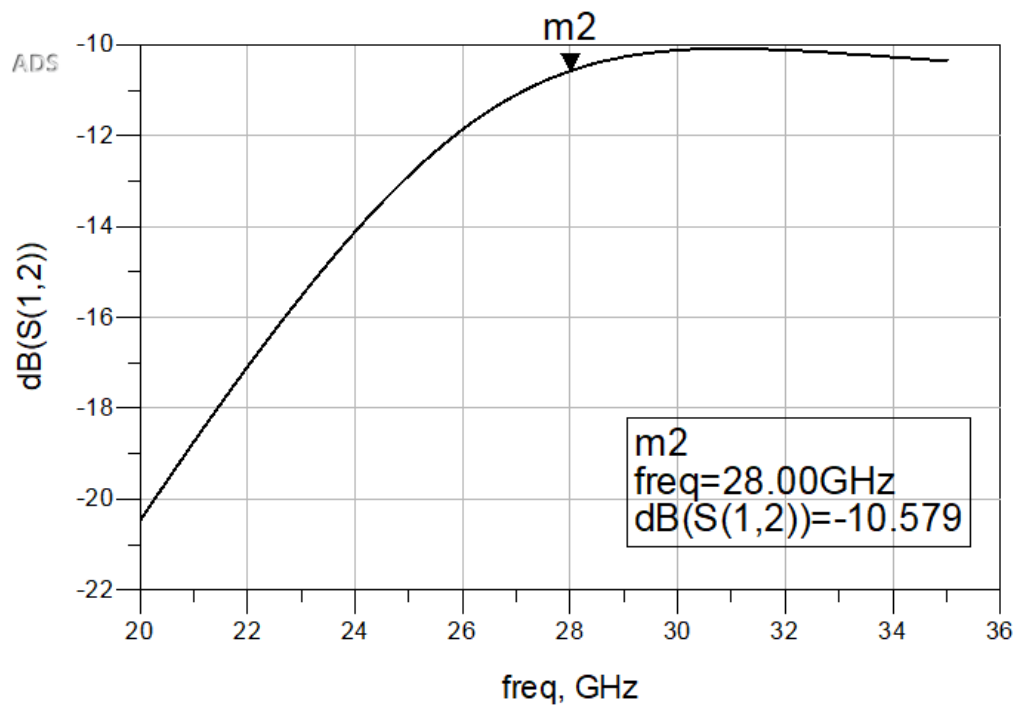


Figura 3.7: Parâmetro de isolamento após a inserção do indutor para estabilização. Fonte: Autor.

No decorrer da desenvolvimento do projeto foi avaliado a necessidade de se utilizar algum outro método para o casamento de potência a medida que o procedimento analítico apresentava limitações. Nesse sentido, foi utilizado o método do *load pull* com o objetivo de trazer outras

opções de impedância para o amplificador de potência que também pudessem proporcionar eficiência e potência de saída sem comprometer os limites de tensão e corrente.

Tendo em vista o mapa de contornos de potência e eficiência de potência adicional da Figura 2.14 e considerando desta vez um casamento em topologia do tipo "T", foi utilizado a carta de Smith para o casamento de potência considerando uma impedância dentro da região de contornos no mapa do *load pull*. No caso, a impedância encontrada foi:

$$Z_L = Z_0 \cdot (0,256 + j \cdot 0,258) \, \Omega$$

Como a impedância de referência Z_0 utilizada na carta de Smith foi de $50 \, \Omega$. Temos que:

$$Z_L = 50 \cdot (0,256 + j \cdot 0,258) \rightarrow \boxed{Z_L = 12,8 + j \cdot 12,9 \, \Omega}$$

No desenvolvimento da malha de casamento de potência, vale destacar um ponto: a escolha da malha em "T" com dois capacitores não foi arbitrária. Foi escolhido essa topologia não só pelo fato de que é um circuito do tipo passa-altas mas também pelo fato de que o capacitor ligado ao nó do dreno bloqueia a passagem de sinal DC, fazendo com que não ocorra divisão de tensão neste nó e, conseqüentemente, não ocorra mudança no ponto de polarização do transistor.

Com o auxílio da ferramenta *tuning*, utilizando o gráfico de parâmetros S, o mapa de contornos do *load pull* e monitorando os parâmetros de performance do amplificador, foi realizado alguns ajustes nos valores dos componentes da malha de saída de forma que pudesse otimizar todos os requisitos do projeto tendo em vista o compromisso de manter as reflexões na entrada e na saída no menor nível possível, em outras palavras, $VSWR \leq 1,5$. O circuito do final do amplificador de potência é apresentado na Figura 3.8.

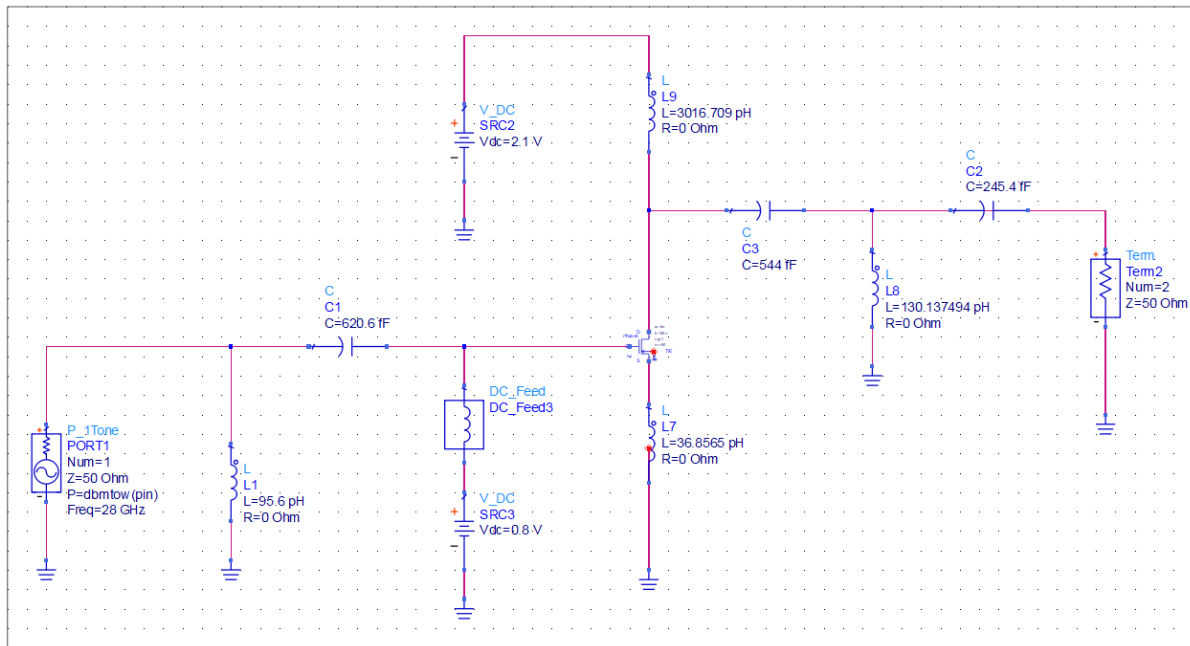


Figura 3.8: Circuito do PA após o *tuning*. Fonte: Autor.

Analisando os parâmetros de *return loss*, S_{11} e S_{22} , do amplificador, apresentados na Figura 3.9, é possível verificar uma melhoria na qualidade do casamento de impedância e potência nas malhas de saída e entrada do circuito, respectivamente.

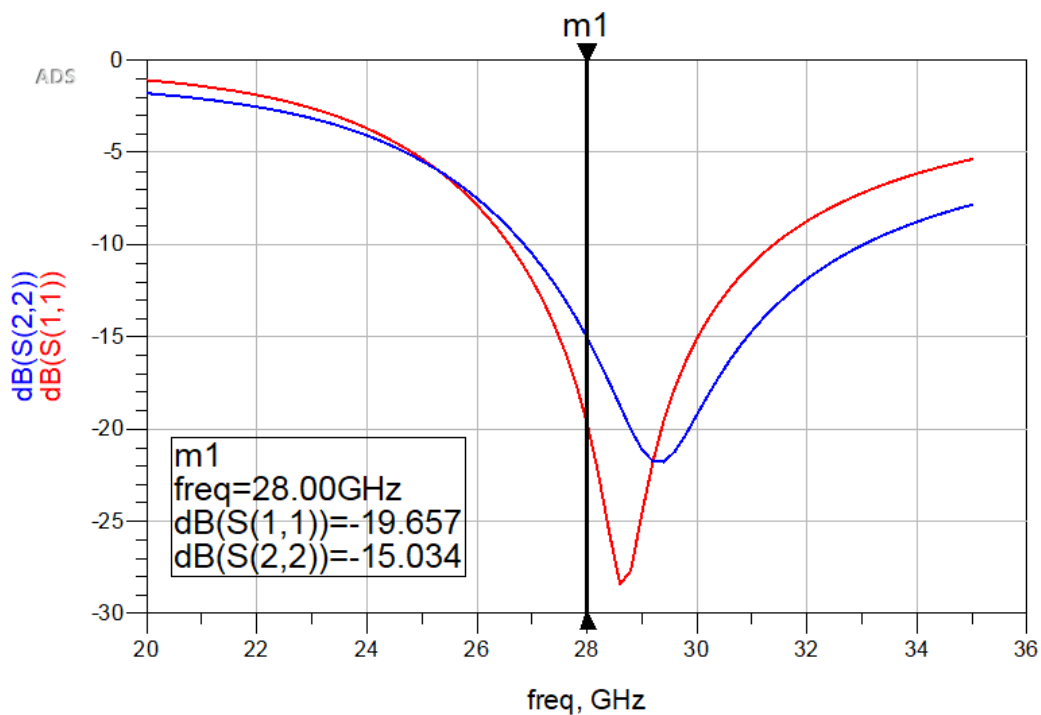


Figura 3.9: Parâmetros de *return loss* do PA após o *tuning*. Fonte: Autor.

Calculando os parâmetros de *return loss* em termos de VSWR, tem-se:

$$VSWR = \frac{1 + 10^{\frac{S_{11}}{20}}}{1 - 10^{\frac{S_{11}}{20}}} = \frac{1 + 10^{\frac{-19,657}{20}}}{1 - 10^{\frac{-19,657}{20}}} \rightarrow \boxed{VSWR = 1,23 : 1}$$

$$VSWR = \frac{1 + 10^{\frac{S_{22}}{20}}}{1 - 10^{\frac{S_{22}}{20}}} = \frac{1 + 10^{\frac{-15,034}{20}}}{1 - 10^{\frac{-15,034}{20}}} \rightarrow \boxed{VSWR = 1,43 : 1}$$

De acordo com os valores de VSWR calculados a partir dos parâmetros S, tanto na saída quanto na entrada atendem ao requisito $VSWR \leq 1,5 : 1$ que, de acordo com [16], podem ser considerados como bons parâmetros.

Quanto à isolamento, pela Figura 3.10, pode-se perceber que houve uma degradação de aproximadamente -1,3 dB. Isso sugere que, apesar de a segunda hipótese estar correta, o "acoplamento" entre os parâmetros S_{11} e S_{22} foi devido principalmente à melhoria da estabilidade, apontada inicialmente como problema pela primeira hipótese. A Figura 3.11 apresenta o fator de estabilidade do amplificador de potência. De acordo com o critério de estabilidade apresentado no capítulo 1, $K > 1$, e portanto é um amplificador incondicionalmente estável.

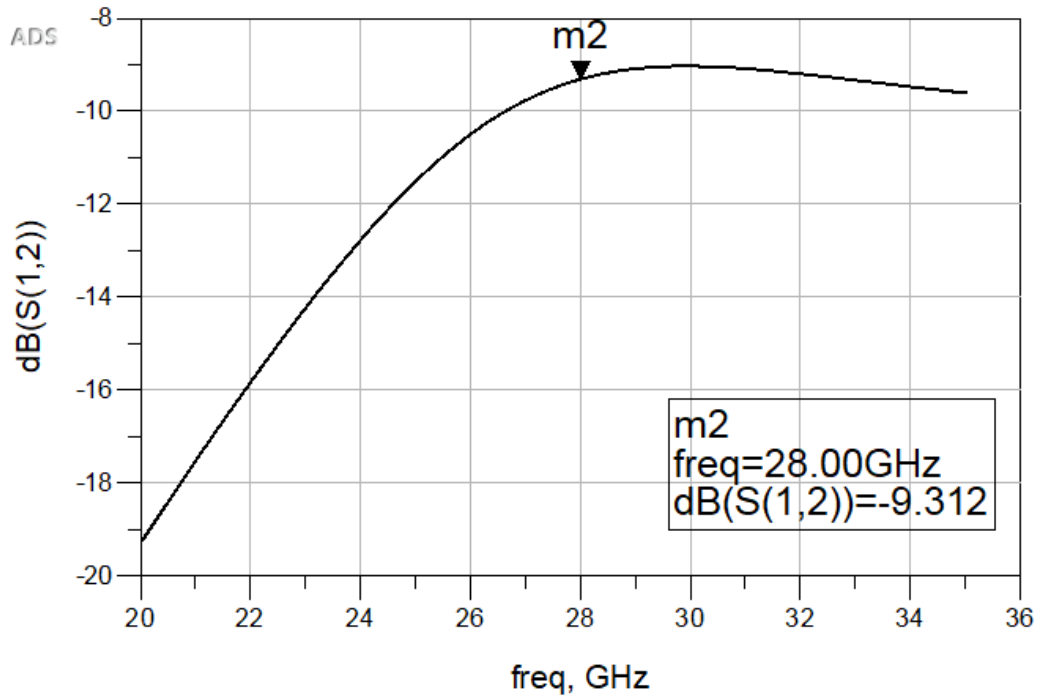


Figura 3.10: Parâmetro de isolamento do PA após o *tuning*. Fonte: Autor.

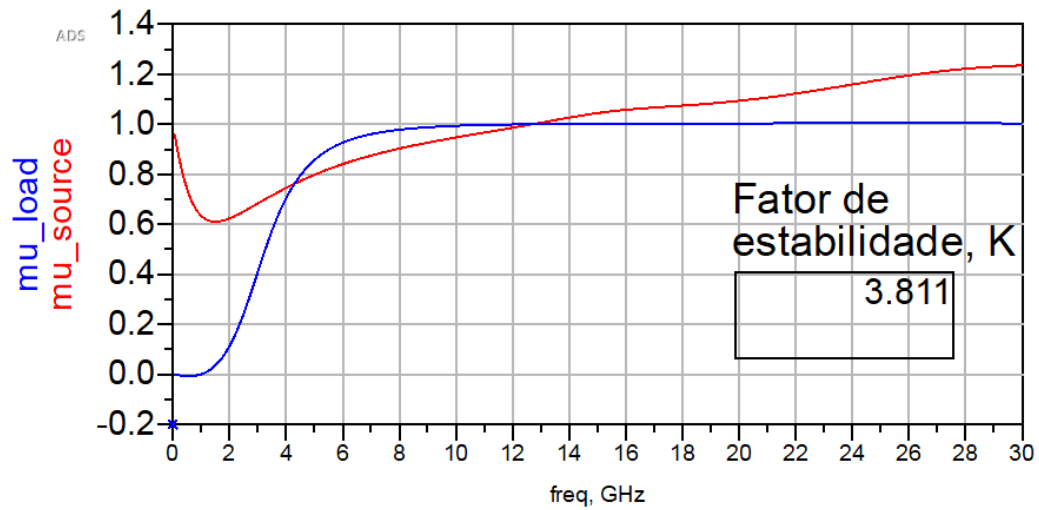


Figura 3.11: Estabilidade do PA após o *tuning*. Fonte: Autor.

Do ponto de vista da potência de saída, é possível observar a linearidade no ganho para uma entrada de até 15 dBm, como mostra a Figura 3.12. A partir deste ponto começa a ocorrer uma perda de ganho, conforme mostra a Figura 3.13.

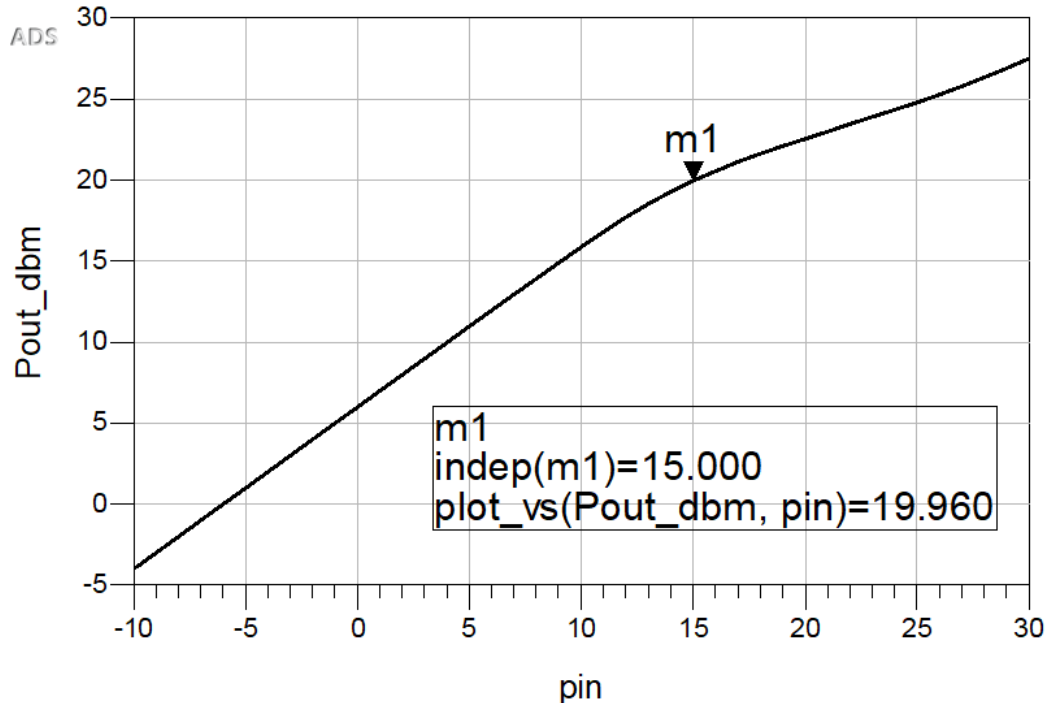


Figura 3.12: Potência de saída em função da potência de entrada após o *tuning*. Fonte: Autor.

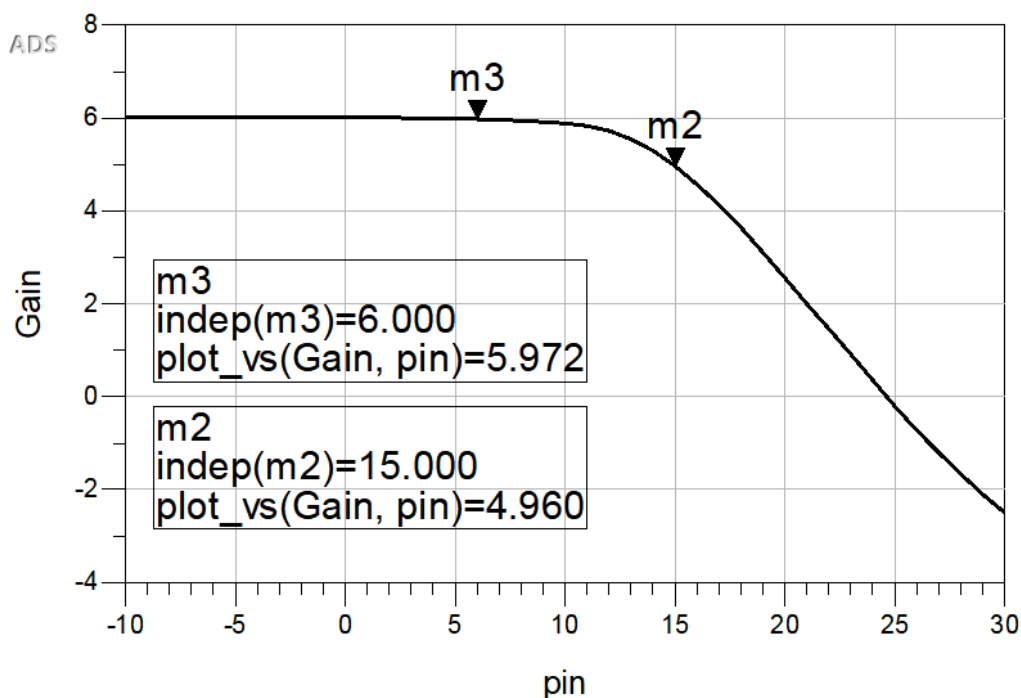


Figura 3.13: Ganho potência na saída em função da potência de entrada após o *tuning*. Fonte: Autor.

Os resultados de performance do amplificador são apontados na Tabela 3.3. Pode-se observar todos os resultados obtidos atendem às premissas do projeto. Importante mencionar que a escolha pela diminuição da eficiência e do ganho na versão final do amplificador de potência é justificada pelo compromisso com os parâmetros de perda de retorno, que também são importantes, visto que podem tanto inutilizar o amplificador queimando seu próprio transistor, quanto podem queimar outros equipamentos conectados em sua entrada, caso não seja levado em consideração no projeto. Para finalizar, ainda na Tabela 3.3, foi incluído o valor da impedância da malha de saída utilizada no casamento de potência do projeto.

Parâmetro	Resultado
Potência de entrada	10 dBm
Potência de máxima saída	20 dBm
Ganho	6 dB
Eficiência	32,1%
PAE	24,0%
Impedância da carga	$(10,5 + j \cdot 12,5) \Omega$

Tabela 3.3: Resultado do amplificador de potência após o *tuning*. Fonte: Autor.

Aproveitando que o VSWR na saída estava abaixo do valor mínimo requerido, foi realizado a otimização do amplificador utilizando a funcionalidade do ADS chamada *optimize*. A partir do amplificador da Figura 3.8, essa fase do projeto foi realizada com os seguintes objetivos:

1. Limite superior de $S_{11} \leq 15 \text{ dB}$
2. Limite superior de $S_{22} \leq 15 \text{ dB}$
3. Limite inferior de eficiência $\geq 35\%$

O circuito final do amplificador após a última etapa de otimização é apresentado na Figura 3.14.

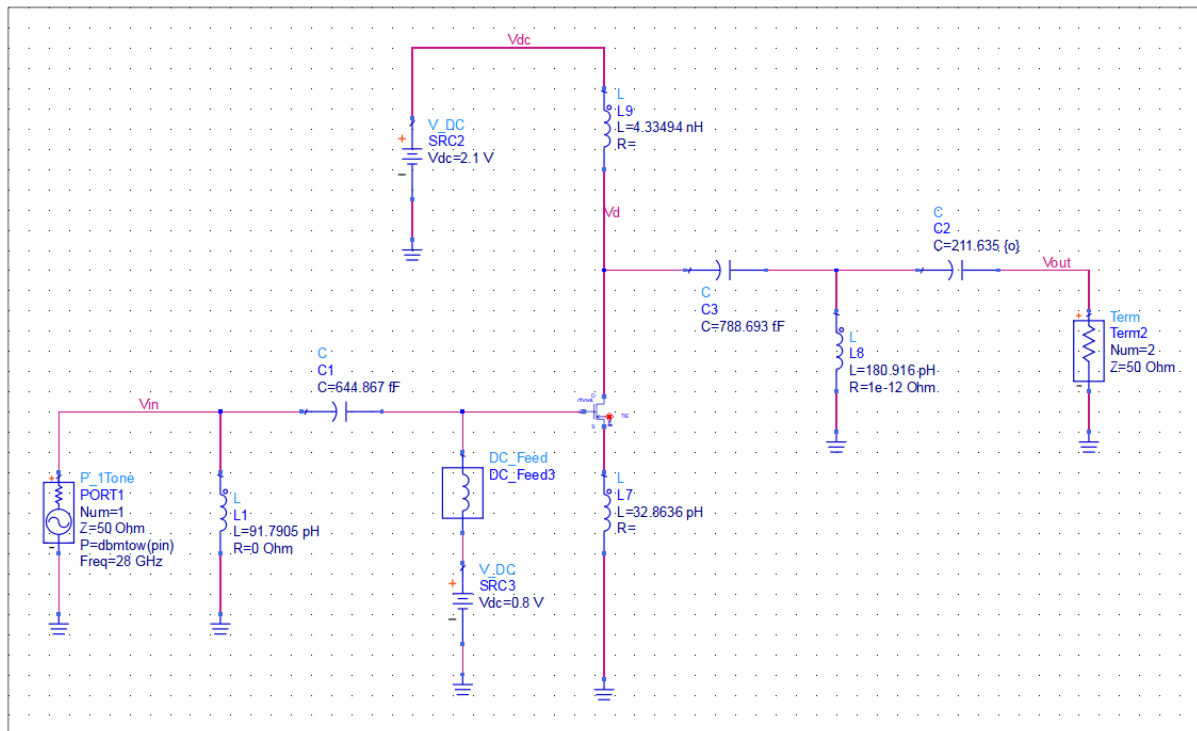


Figura 3.14: Circuito elétrico do PA após a última etapa de otimização. Fonte: Autor.

Primeiramente, do ponto de vista de estabilidade, a Figura 3.15 mostra que o amplificador continua incondicionalmente estável, com $K = 3,3$.

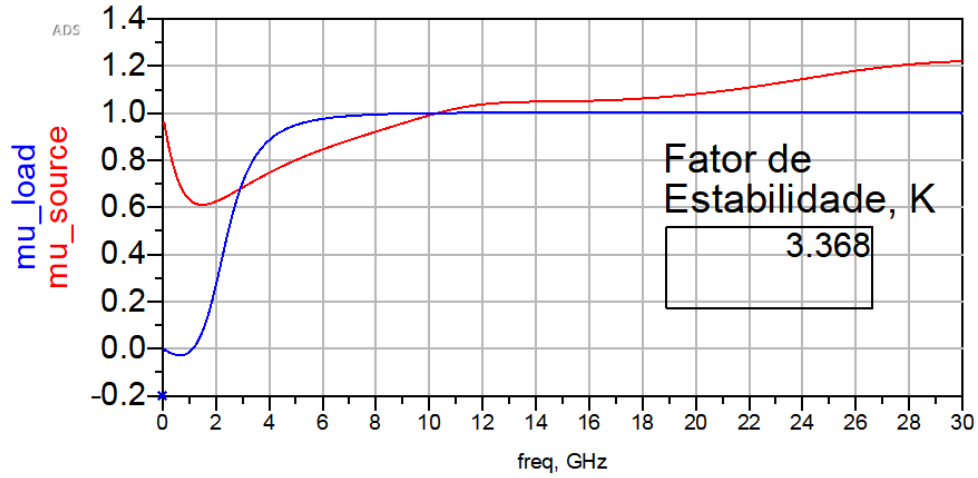


Figura 3.15: Estabilidade do PA após a última etapa de otimização. Fonte: Autor.

O parâmetro de *return loss* na entrada, S_{11} , diminuiu consideravelmente, alcançando a marca de -30 dB. Por outro lado, o parâmetro de *return loss* da saída, S_{22} , teve um ligeiro aumento, como era esperado para aumentar a eficiência. A Figura 3.16 apresenta as curvas dos parâmetros S_{11} e S_{22} resultante da última fase de otimização. Em termos de VSWR:

$$VSWR = \frac{1 + 10^{\frac{S_{11}}{20}}}{1 - 10^{\frac{S_{11}}{20}}} = \frac{1 + 10^{\frac{-30,074}{20}}}{1 - 10^{\frac{-30,074}{20}}} \rightarrow VSWR = 1,03 : 1$$

$$VSWR = \frac{1 + 10^{\frac{S_{22}}{20}}}{1 - 10^{\frac{S_{22}}{20}}} = \frac{1 + 10^{\frac{-14,260}{20}}}{1 - 10^{\frac{-14,260}{20}}} \rightarrow VSWR = 1,48 : 1$$

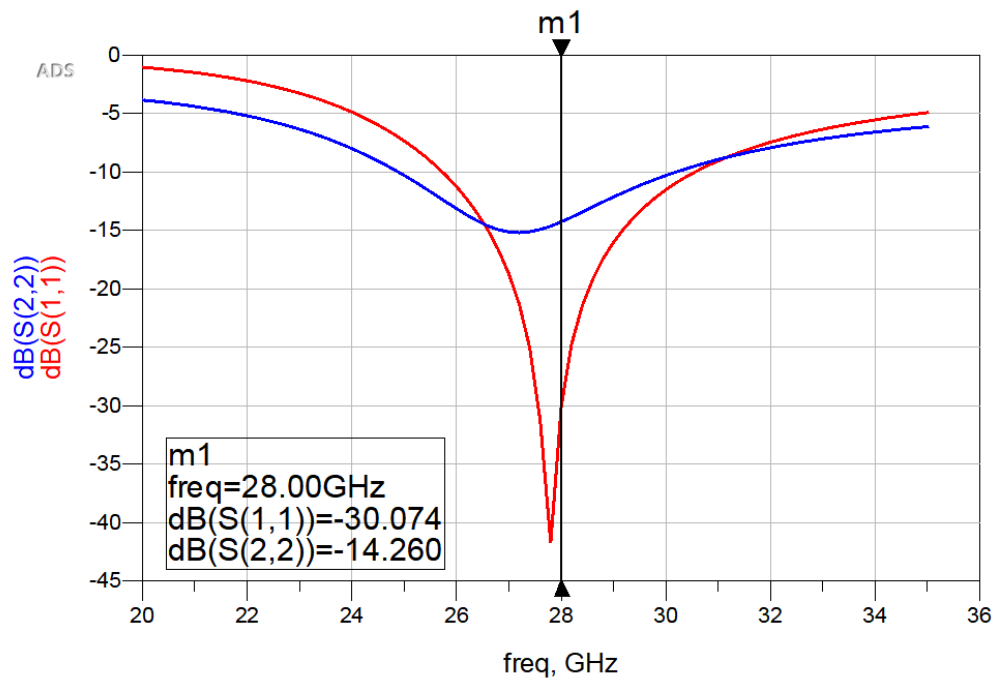


Figura 3.16: Parâmetros de *return loss* do PA após a última etapa de otimização. Fonte: Autor.

A Figura 3.17 apresenta a isolamento do amplificador, pode-se perceber que houve um pequeno aumento na isolamento, resultando em $S_{12} = -9,6 \text{ dB}$ em 28 GHz.

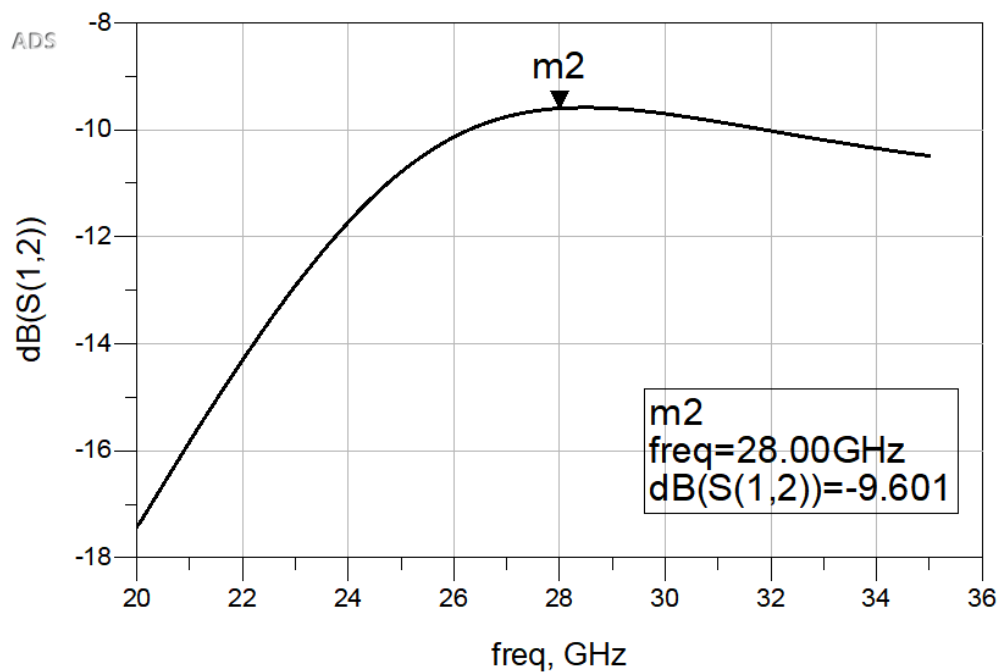


Figura 3.17: Parâmetro de isolamento do PA após a última etapa de otimização. Fonte: Autor.

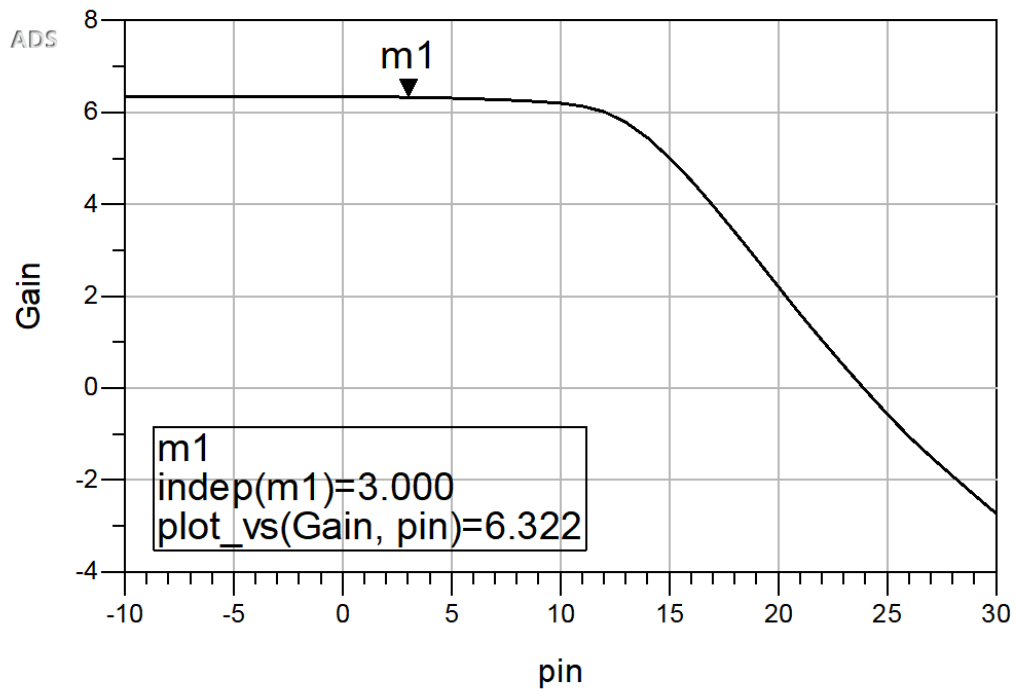


Figura 3.18: Ganho potência na saída em função da potência de entrada após a última etapa de otimização. Fonte: Autor.

De acordo com a Figura 3.18, após a última etapa de otimização houve um aumento de aproximadamente 0,3 dB no ganho de potência em relação à etapa anterior. Além disso, considerando como critério o VSWR ser menor ou igual à 1,5, o amplificador apresenta uma largura de banda de 400 MHz, conforme destacado na Figura 3.19.

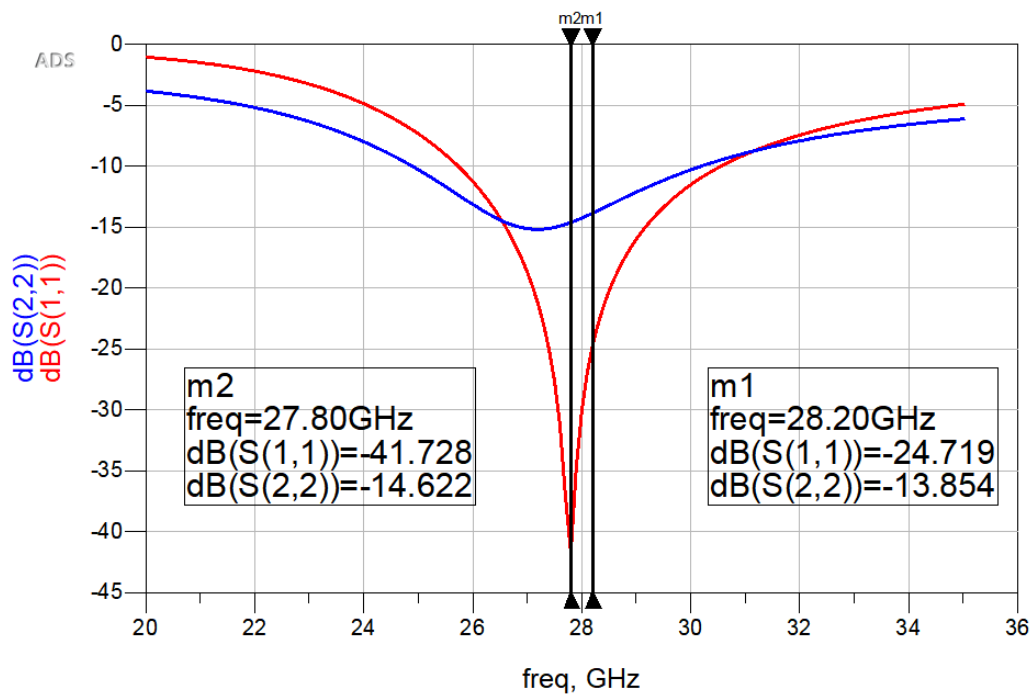


Figura 3.19: Largura de banda do PA após a última etapa de otimização. Fonte: Autor.

A potência máxima de saída do amplificador atingiu a meta de 20 dBm e, conforme apresenta a curva de potência de saída em relação à potência de entrada na Figura 3.20, o amplificador possui ponto de compressão de 1 dB marcado em aproximadamente 21 dBm.

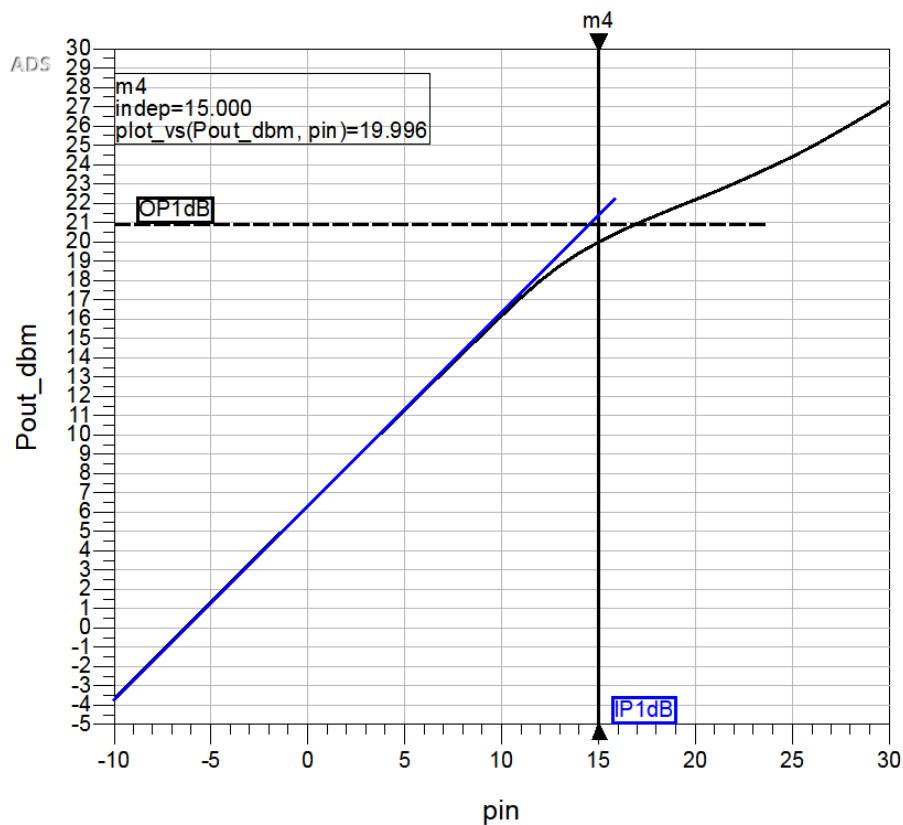


Figura 3.20: Ponto de compressão de 1 dB do PA. Fonte: Autor.

Do ponto de vista de linearidade, PA projetado possui IP3 praticamente 20 dB acima do ponto de compressão, como mostra a Figura 3.21. Tipicamente, o ponto de interceptação de terceira ordem é 10 dB acima do ponto de compressão de 1 dB [17]. Desta forma, o amplificador projetado apresenta também boa linearidade, como era esperado de um amplificador classe AB.

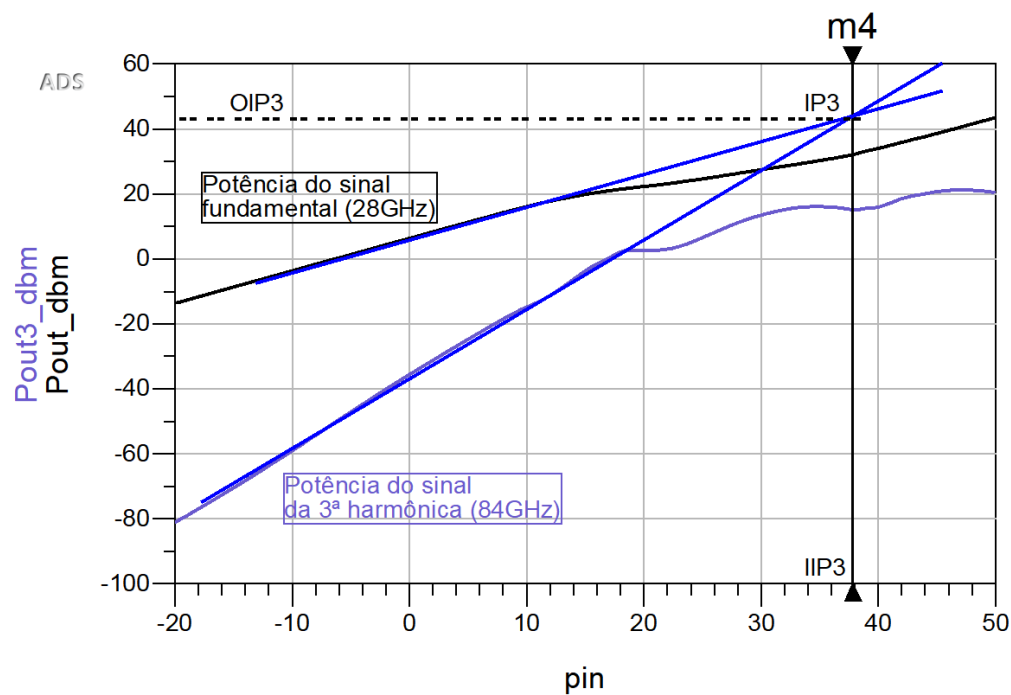


Figura 3.21: Ponto de interceptação de 3ª ordem do PA. Fonte: Autor.

Por fim, a Tabela 3.4 traz os resultados de performance obtido. Pode-se verificar que a otimização atingiu os objetivos, alcançando a eficiência de 35% mantendo a potência máxima de saída requerida na especificação do projeto. Além disso, houve um pequeno aumento no ganho em relação ao obtido na fase de *tuning* e a eficiência PAE chegou à 26,5%. Adicionalmente, a impedância obtida na malha de saída foi de $Z_L = (14,4 + j \cdot 15,4) \Omega$.

Parâmetro	Resultado
Potência de entrada	10 dBm
Potência de máxima de saída	20 dBm
Ganho	6,3 dB
Eficiência	35%
PAE	26,5%
Impedância da carga	$(14,4 + j \cdot 15,4) \Omega$

Tabela 3.4: Resultado final do amplificador de potência. Fonte: Autor.

CAPÍTULO 4

Conclusão

Inicialmente, partindo das premissas para a escolha do ponto de polarização e, em seguida, encontrando o valor da carga ótima para um amplificador classe AB resultaram nas primeiras estimativas considerando um sistema ideal e que serviram como ponto de referência ao longo de todo o projeto.

Tendo em vista a carga ótima R_L encontrada e após realizar a construção das malhas de casamento de saída e entrada, verificou-se uma degradação dos parâmetros de reflexão, conforme apresentado na Figura 3.2. Descobriu-se, ao longo do trabalho, que a estabilidade do transistor foi fator principal que levou a essa degradação. Portanto, a etapa seguinte que teve que ser trabalhada no projeto foi buscar uma solução que pudesse estabilizar o transistor. A Figura 3.6 mostra o resultado do efeito estabilização do dispositivo nos parâmetros de reflexão, depois de inserir um indutor entre a fonte do CMOS e o terra.

Apesar da melhoria na estabilidade, ainda era necessário realizar um casamento de potência que fosse capaz de diminuir ainda mais as reflexões na saída. Por este motivo, foi utilizado o método de *load pull*, para descobrir a região e os mapas de contorno na carta de Smith que pudessem levantar possíveis impedâncias para a malha de saída do amplificador. Desta forma, após a escolha do impedância ótima Z_L , foi realizado o *tuning* para os ajustes finos, tendo como premissa o compromisso entre obedecer aos requisitos de projeto e os parâmetros de reflexão. Os resultados após o ajuste fino pode ser verificado na Tabela 3.3. Por último, com o objetivo de otimizar os parâmetros de avaliação, foi utilizado a função de otimização do ADS, aproveitando a margem de sobra que havia sido obtida nos parâmetros de reflexão na etapa anterior. A Tabela 3.4 apresenta os resultados após a última etapa de otimização.

O principal ponto a ser destacado neste trabalho é com relação ao processo de casamento

de impedância e casamento de potência. Como foi apresentado durante este trabalho, após a escolha do ponto de polarização e melhoria da estabilidade do sistema, toda a análise a seguir baseia-se encontrar a impedância ótima para o projeto. Vale também ressaltar que o amplificador potência desenvolvido é linear e de estágio único. Desta forma, conforme descrito em [13] e, amplificadores de potência lineares geralmente possuem um valor de ganho relativamente baixo quando comparado com outras classes. Além disso, em [11] é destacado que os amplificadores de potência mais eficientes na faixa de 28 GHz não são de estágio único. Por este motivo, em geral se utilizam pré-amplificadores conhecidos como *driver amplifiers*.

É importante considerar que, tendo em vista que os componentes utilizados no projeto são ideais, não foram considerados os fatores de qualidade e outros parâmetros de perda, então os resultados podem sofrer alterações no design do *layout*, sendo necessário, portanto, a realização de ajustes no projeto. Por fim, o amplificador apresentou boa linearidade, ideal para os esquemas de modulação digital (e.g. QAM) que serão utilizados nos sistemas de comunicação 5G. Adicionalmente, a largura de banda do PA também obedece aos requisitos para um *handset*. Assim, de acordo com os resultados obtidos, é possível concluir que amplificador de potência desenvolvido atende aos requisitos mínimos descritos na Tabela 2.1 para MMIC com aplicação em dispositivos *handset*.

Bibliografia

- [1] A. Osseiran, J. F. Monserrat, e P. Marsch, *5G Mobile and Wireless Communications Technology*, 1^a ed. USA: Cambridge University Press, 2016.
- [2] D. Lie, J. Mayeda, Y. Li, e J. Lopez, “A review of 5g power amplifier design at cm-wave and mm-wave frequencies,” *Wirel. Commun. Mob. Comput.*, vol. 2018, pages. 6 793 814:1–6 793 814:16, 2018.
- [3] S. Wentworth, *Fundamentals of electromagnetics with engineering applications*. John Wiley & Sons, 2005.
- [4] F. Gustrau, *RF and Microwave Engineering: Fundamentals of Wireless Communications*. Wiley, 2012.
- [5] B. Razavi, *RF Microelectronics (2nd Edition) (Prentice Hall Communications Engineering and Emerging Technologies Series)*, 2^a ed. USA: Prentice Hall Press, 2011.
- [6] M. Albulet, *RF Power Amplifiers*, ser. Electromagnetic Waves Series. Institution of Engineering and Technology, 2001.
- [7] A. Grebennikov, *Radio Frequency and Microwave Power Amplifiers. Volume 2: Efficiency and Linearity Enhancement Techniques*, 2019.
- [8] C. Nguyen, *Radio-frequency integrated-circuit engineering*, 05 2015.
- [9] D. Pozar, *Microwave Engineering, 4th Edition*. Wiley, 2011.
- [10] K. Kutty, “Class-e cascode power amplifier analysis and design for long term reliability,” 2010.

- [11] P. M. Asbeck, N. Rostomyan, M. Özen, B. Rabet, e J. A. Jayamon, “Power amplifiers for mm-wave 5g applications: Technology comparisons and cmos-soi demonstration circuits,” *IEEE Transactions on Microwave Theory and Techniques*, 2019.
- [12] J. Inchan, *A Study on design methodologies of power amplifiers using SiGe HBT BiCMOS Technologies*. Georgia Institute of Technology, 2019.
- [13] M. El-Dakroury, “Design and analysis of class ab rf power amplifier for wireless communication applications,” 2002.
- [14] G. da Silva Lopes Sousa, *Amplificador de recepção para transceptor 5G*. Universidade Federal do ABC, 2021.
- [15] H. F. Electronics. Useful lcr circuits and formulas. [Online]. Available: https://www.highfrequencyelectronics.com/Dec07/HFE1207_DesignNotes.pdf
- [16] microwaves101. Voltage standing wave ratio vswr. [Online]. Available: <https://www.microwaves101.com/encyclopedias/voltage-standing-wave-ratio-vswr>
- [17] electronicdesign. whats-the-difference-between-the-thirdorder-intercept-and-the-1db-compression-points. [Online]. Available: <https://www.electronicdesign.com/resources/whats-the-difference-between/article/21799714/whats-the-difference-between-the-thirdorder-intercept-and-the-1db-compression-points>